

一种 0.18 μm CMOS 毫米波带通滤波器的设计

吴国峰, 孙玲玲, 文进才, 成东波

(杭州电子科技大学 射频电路与系统教育部重点实验室, 杭州 310018)

摘要: 基于 SMIC 0.18 μm RF-CMOS 工艺, 设计了一种采用垂直地平面共面波导(VGP CPW)传输线的片上 30 GHz 带通滤波器。通过对传统 CPW 和 VGP CPW 两种不同结构传输线的理论研究, 对比分析了两者的损耗、特征阻抗及隔离特性, 建立了 VGP CPW 长度可扩展的传输线模型。使用特征阻抗为 50 Ω 的低损耗 VGP CPW 传输线结构, 结合 VGP CPW 长度可扩展模型与 EM 分析方法, 设计了 30 GHz 带通滤波器。在片测试结果表明, 该毫米波 VGP CPW 传输线滤波器模型仿真和电磁场仿真 S 参数曲线与测试结果比较吻合, 可为毫米波集成电路滤波器设计提供借鉴。

关键词: 毫米波; CMOS; VGP CPW 传输线; 带通滤波器

中图分类号: TN432; TN713+.5

文献标识码: A

文章编号: 1004-3365(2011)03-0367-05

Design of a 0.18 μm CMOS Millimeter Wave Band-Pass Filter

WU Guofeng, SUN Lingling, WEN Jincai, CHENG Dongbo

(Key Laboratory of RF Circuit & System, Ministry of Education, Hangzhou Dianzi University, Hangzhou 310018, P. R. China)

Abstract: An on-chip 30 GHz band-pass filter using vertical ground plane coplanar waveguide(VGP CPW) was designed based on SMIC 0.18 μm CMOS process. Conventional CPW and VGP CPW were studied, their losses, characteristic impedance and isolation properties were analyzed. A length scalable transmission line model for VGP CPW was established, with which a 30 GHz bandpass filter was designed using low-loss VGP CPW transmission line structure with 50 Ω characteristic impedance. Results from on-wafer measurement indicated that S-parameter of the filter was in good agreement with simulation results. This work provides a reasonable way for millimeter wave filter design.

Key words: Millimeter wave; CMOS; VGP CPW transmission line; Band-pass filter

EEACC: 2570D

1 引言

随着毫米波技术的迅速发展, 越来越多的通信和雷达系统设计为在毫米波频段工作。毫米波频段的高频段及宽频带特性使短距离且高数据流传输的通信、雷达系统更加流行, 比如, 短距离车载雷达系统(24/77 GHz)工作在 57~64 GHz 及 71~76 GHz 的无线宽带网络等^[1]。现阶段多数毫米波电路都是基于 III-V 族化合物及 SiGe HBT 的。随着低成本、高集成度的需求越来越大, 且 CMOS 晶体管的

特征尺寸进一步缩小, 工艺加工技术水平日益提高, 为基于 CMOS 毫米波频段的电路实现提供了良好条件。RF-CMOS 工艺的后端多层金属工艺及最顶层的厚金属特点为无源器件、无源电路片上集成提供了优良环境。

本文通过分析基于 SMIC 0.18 μm RF-CMOS 工艺的共面波导(CPW)和垂直地平面共面波导(VGP CPW)两种不同结构的传输线物理结构及电性能, 使用 S 参数提取两者特征阻抗、衰减常数等传输线基本参数的方法, 对比研究了两种不同结构的传输线^[2, 3]。VGP CPW 的物理结构决定了其传

输线衰减特性和隔离性优于传统 CPW 传输线。

借助 ADS 传输线库,建立了 VGP CPW 长度扩展模型。利用传输线模型并结合电磁场分析方法,采用 VGP CPW 传输线成功设计了 30 GHz 带通滤波器。在片测试结果表明,滤波器性能达到设计的预期要求。

2 VGP CPW 传输线

毫米波频段集成电路设计中,为了保证电路设计的准确性,电路中很少使用集总元器件,这使得传输线在毫米波频段集成电路的设计中扮演着功率传输、阻抗变换、 $\lambda/4$ 短路线等极其重要的角色。不同类型的传输线具有不同的物理结构、电磁场分布及电特性。例如,同轴电缆线具有很好的隔离保护作用;带线具有结构简单、易于集成的特性;微带具有很好的衬底隔离作用;共面波导具有很好的临近隔离作用,等等。

采用传输线参数提取方法,对比研究了传统结构的 CPW 传输线和 VGP CPW 传输线的性能^[3]。两种传输线的截面图如图 1 所示。

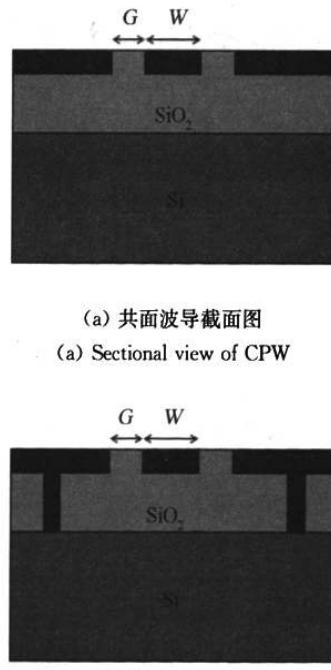


图 1 两种结构的传输线截面图

Fig. 1 Sectional view of 2 transmission lines

两种结构传输线的物理尺寸相同, $L = 1\ 000 \mu\text{m}$, $W = 3 \mu\text{m}$, $G = 5 \mu\text{m}$ 。采用 ADS Momentum 电磁场分析方法,对两种不同结构的传输线进行分析,得到的 S 参数代入(1)~(4)式,则可以提取特征阻抗、损耗等参数^[3]:

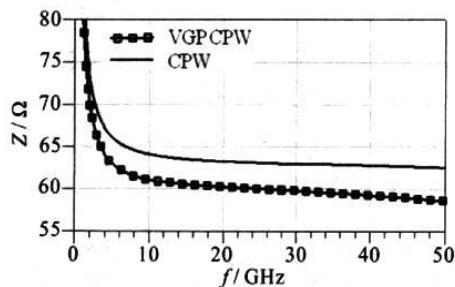
$$e^{-rt} = \left(\frac{1 - S_{11}^2 + S_{21}^2}{2S_{21}} \pm k \right)^{-1} \quad (1)$$

$$k = \left[\frac{(S_{11}^2 - S_{21}^2 + 1)^2 - (2S_{11}^2)}{(2S_{21})^2} \right]^{1/2} \quad (2)$$

$$Z^2 = Z_0^2 \times \frac{(1 + S_{11})^2 - S_{21}^2}{(1 - S_{11})^2 - S_{21}^2} \quad (3)$$

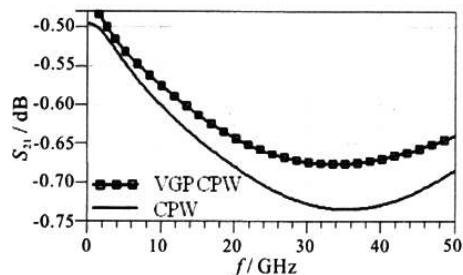
$$\gamma = \sqrt{(R + j\omega L) * (G + j\omega C)} \quad (4)$$

用电磁场仿真得到的 S 参数,计算出特征阻抗 Z 、 S_{21} ,如图 2 所示。从图中可以看到,VGP CPW 传输线的特征阻抗和插入损耗均比 CPW 传输线小。



(a) 两种结构传输线的特征阻抗 Z 比较

(a) Comparison of characteristic impedance between two transmission lines



(b) 两种不同结构传输线的 S_{21} 比较

(b) Comparison of S_{21} between two transmission lines

Fig. 2 Comparison of characteristics between two types of transmission lines

对比分析图 1 中两种传输线物理结构可知,VGP CPW 传输线的垂直地结构使电磁场集中分布在两侧地之间的空间中,且垂直地的存在增大了信号线与地线间的寄生电容,这两个不同于 CPW 结

构的特点使VGP CPW传输线特征阻抗比CPW传输线小。进一步观察两种结构中的电流分布可以发现:信号线中流过电流的横截面积相等,但VGP CPW结构中地线流过电流的横截面比CPW地线流过电流的横截面大,这使VGP CPW的插入损耗比CPW传输线小。

相邻的两根传输线可用图3表示。通过分析VGP CPW与CPW传输线的串扰特性,可对比研究两种结构的传输线隔离特性。两种结构物理尺寸相同: $L=1000\mu\text{m}$, $W=10\mu\text{m}$, $G=4.5\mu\text{m}$;两条传输线的相邻距离 $d=10\mu\text{m}$ 。

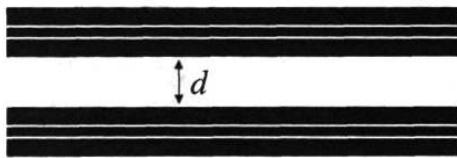


图3 两条相邻的传输线示意图

Fig. 3 Two adjacent transmission lines

由ADS Momentum EM分析,可以得到两种不同结构传输线间的串扰特性,如图4所示。由图4可知,VGP CPW结构传输线串扰特性比CPW结构传输线小,在30 GHz频率时能够改善8 dB的隔离度。通过分析两种不同的物理结构可知,VGP CPW结构传输线中有垂直地结构,两侧垂直地的结构可以很好地避免相邻信号线间的串扰。

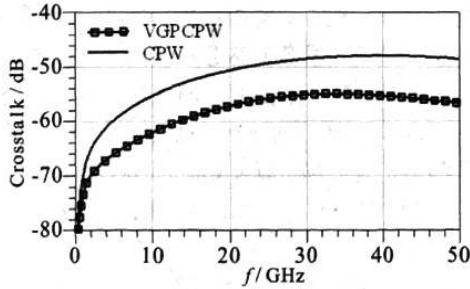


图4 相邻线间串扰

Fig. 4 Crosstalk of two adjacent lines

改变距离 d ,对比分析CPW与VGP CPW相邻线间串扰随 d 的变化。图5所示为频率在30 GHz时两种不同的传输线相邻串扰随距离的变化情况。VGP CPW相对于CPW结构可以改善5.5~10.5 dB的隔离度。

3 VGP CPW传输线模型

Agilent ADS传输线模型库提供一种长度可扩

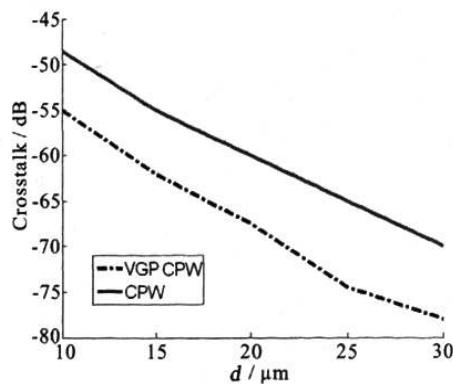


图5 串扰随距离变化曲线

Fig. 5 Crosstalk as a function of distance

展的传输线模型TLINP^[4]。相对其他电磁场分析设计软件,使用该传输线模型设计电路具有以下优点:快速完成电路仿真,建立精准的长度扩展的传输线模型,在ADS仿真时,使用优化控件很容易得到模型参数。需要指出的是,该模型不能建立传输线宽可扩展模型。

长度可扩展传输线模型的参数及参数物理意义如表1所示。由此可知,结构确定的传输线, L 值可以确定,同时,模型参数 Z_0 可以通过(3)式求出。其余四个模型参数只需要对一种确定长度的传输线进行数据测试,或对电磁仿真数据进行拟合优化,就可以得到精准的长度扩展传输线模型。使用这种传输线建模方法,建立了物理尺寸为 $G=4.5\mu\text{m}$, $W=10\mu\text{m}$, $L=654\mu\text{m}$ 的VGP传输线长度扩展模型。通过拟合EM数据,可得到表1所示的模型参数。

表1 模型参数及其物理意义

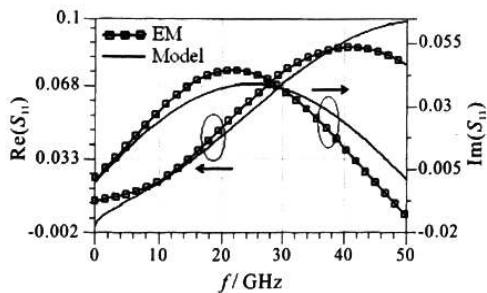
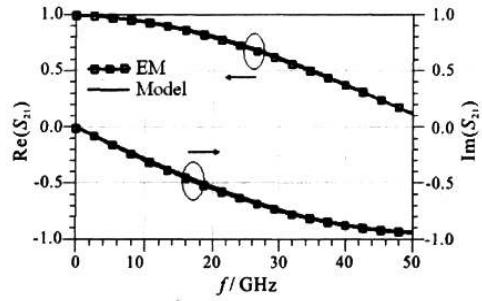
Table 1 Model parameters and their physical meanings

模型参数	物理意义	本文传输线
Z_0	特征阻抗	55.5Ω
L	线长	$654\mu\text{m}$
K_{eff}	有效介电常数	4.5
A	衰减常数	310 dB/m
F	相对频率	20 GHz
$\tan D$	损耗角	0.02

图6、图7所示为使用表1模型参数的传输线模型与Momentum EM的比较。可以看出,长度可扩展模型可以精准地建立VGP CPW传输线模型。

4 带通滤波器设计

文献[5]基于 $0.18\mu\text{m}$ CMOS工艺,采用2阶

图 6 S_{11} 实部虚部曲线Fig. 6 Real and image plot of S_{11} 图 7 S_{21} 实部虚部曲线Fig. 7 Real and image plot of S_{21}

Chebyshev 结构,设计出 60 GHz 微带带通滤波器,研究了改变这种滤波 3 dB 带宽对滤波器性能的影响,但这种滤波器的宽长比不适合集成版图的优化设计。文献[6]基于 CMOS 工艺并采用 CPW 传输线结构,设计了中心频率为 94 GHz 的带通滤波器,明确给出滤波器每条 CPW 支路的特征阻抗及长度的计算公式,但在设计亚毫米波频段的电路时,得到的滤波器物理尺寸较大,不能满足高集成度要求。

本文基于文献[7]滤波器结构,采用 VGP CPW 结构长度可扩展的传输线模型,设计了 30 GHz 带通滤波器。图 8 所示为本文设计滤波器的示意图。

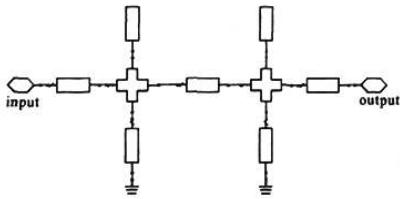


图 8 本文设计滤波器示意图

Fig. 8 Schematic of the proposed filter

该滤波器由开路、短路、十字节等结构的 VGP CPW 传输线组成。为了保证所有支路的 VGP CPW 特征阻抗相等,传输线的物理尺寸相同: $G=$

$4.5\mu\text{m}$, $W=10\mu\text{m}$ 。VGP 传输线中侧墙通过金属层及通孔,将 M6 与 M1 相连。滤波器中,十字节、拐弯处等不连续部分加入等电势桥,可以保证不连续结构处准 TEM 模电磁波传播^[7]。

电路设计时,采用 VGP CPW 传输线模型确定各支路 VGP CPW 传输线长度;最后,运用 ADS Momentum EM, 精确确定增加了测试结构的滤波器各支路传输线长度。

为了减小芯片面积,版图中,开路线与短路线均采用弯曲的结构。电路和 GSG 测试结构总面积为 $1235\mu\text{m} \times 514\mu\text{m}$, 滤波器芯片显微照片如图 9 所示。

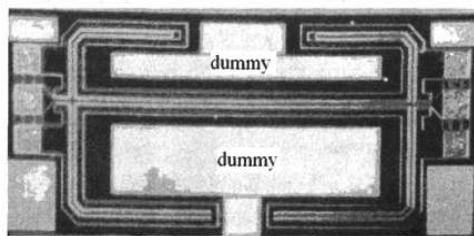


图 9 测试芯片显微照片

Fig. 9 Microphotograph of test chip

5 测试结果与讨论

电路采用 Cascode 探针台、Agilent E8386 S 参数网络分析仪、GSG 探针进行在片测试。为了得到准确的测试结果,电路测试前,使用 SOLT 校准方法消除仪器、连线及探针对测试准确性的影响。Agilent E8386 S 参数网络分析仪的工作频率范围为 0.01~40 GHz,根据曲线变化趋势,同样可以对比 40 GHz 以后频率的仿真数据与测试数据。图 10 所示为电路、电磁场仿真及测试的 S_{21} 、 S_{11} 参数。

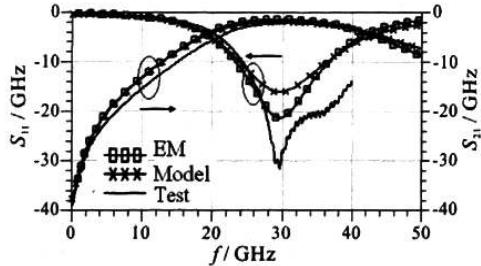


图 10 测试、电路仿真及电磁场分析 S 参数

Fig. 10 S parameters by test and circuit/EM simulations

通过对比电路与电磁场仿真结果,可以看到,长度可扩展的传输线模型很好地表征了传输线的物理特性;同时,由电路仿真数据与测试结果对比可知,

使用该长度可扩展的传输线模型,可以设计一定精度的滤波器电路。

6 结论

基于长度可扩展的传输线模型,成功设计了基于SMIC $0.18\mu\text{m}$ RF-CMOS工艺的片上集成 30GHz 带通滤波器。在片测试与电路及电磁场仿真结果对比分析表明,测试结果与仿真结果基本一致。本文为毫米波频段电路集成滤波器的设计提供了一个较好的解决方案。

参考文献:

- [1] HWANG S H, LEE S G, LEE J W, et al. Millimeter-wave CMOS power amplifiers in common-source MOSFETs [C] // Int SoC Des Conf. Busan, Korea. 2008: 403-405.
- [2] HUANG J W, WANG C S, WANG C K, et al. Vertical-ground-plane transmission lines for miniaturized silicon-based MMICs [C] // IEEE Radio Freq Integr Circ Symp. Honolulu, USA. 2007: 563-566.
- [3] EISENTADT W R, EO Y. S-parameter-based IC interconnect transmission line characterization [J]. IEEE Trans Compon, Hybr, and Manufac Technol, 1992, 15(4): 483-490.
- [4] Agilent Technologies. TLINP. [EB/OL]. <http://www.home.agilent.com>, 2007.

(上接第366页)

数ENOB由12.56位提高到14.46位。芯片测试结果说明,熔丝技术能有效修调ADC的零点误差,显著提高了ADC的精度。

参考文献:

- [1] CULURCIELLO E, ANDREOU A. An 8-bit, 1 mW successive approximation ADC in SOI CMOS [J]. IEEE Trans Circ and Syst II, 2006, 53(9): 858-861.
- [2] VERMA N, CHANDRAKASAN A P. A $25\mu\text{W}$ 100 kS/s 12b ADC for wireless micro-sensor applications [C] // IEEE Int Sol State Circ Conf, Dig Tech Pap. San Francisco, CA, USA. 2006: 822-831.
- [3] YOSHIDA T, AKAGI M, SASAKI M, et al. A 1V supply successive approximation ADC with rail-to-rail input voltage range [C] // IEEE Int Sym Circ and Syst. Kobe, Japan. 2005: 192-195.
- [4] LEE H-S, HODGES D A, GRAY P R. A self-calibrating 15-bit CMOS A/D converter [J]. IEEE J

www.home.agilent.com, 2007.

- [5] NAN L, MOUTHAAN K, XIONG Y Z, et al. 60 GHz bandpass filters with small and large bandwidths using thin film coupled microstrip in $0.18\mu\text{m}$ CMOS [C] // Asia Pacific Microwave Conf. Macau, China. 2008: 1-4.
- [6] KWON H J, MOON S W, AN D, et al. 94 GHz CPW branch-line bandpass filter for planar integrated millimeter-wave circuits [C] // Asia Pacific Microwave Conf. Yokohama, Japan. 2006: 1565-1568.
- [7] DOAN C H, EMAMI S, NIKNEJAD A M, et al. Millimeter-wave CMOS design [J]. IEEE J Sol Sta Circ, 2005, 40(1): 144-155.
- [8] DEAL W R. Coplanar waveguide basics for MMIC and PCB design [J]. IEEE Microwave Magazine, 2008, 9(4): 120-133.

作者简介:

吴国峰(1985—),男(汉族),江西上饶人,硕士研究生,主要研究方向为射频集成电路设计与应用。

孙玲玲(1956—),女(汉族),浙江杭州人,教授,博士生导师,主要研究方向为集成电路CAD、RF集成电路设计及光电集成、集成电路应用系统设计。

Sol Sta Circ, 1984, 19(6): 813-819.

- [5] TAN K-S, KIRIAKI S, DE WIT M, et al. Error correction techniques for high-performance differential A/D converters [J]. IEEE J Sol Sta Circ, 1990, 25(6): 1318-1327.
- [6] SAUERBREY J, SCHMITT-LANSIEDEL D, THEWES R A. 0.5-V $1\mu\text{W}$ successive approximation ADC [J]. IEEE J Sol Sta Circ, 2003, 38(7): 1261-1265.
- [7] AGENS A, BONIZZONI E, MALOBERTI F. Design of an ultra-low power SA-ADC with medium/high resolution and speed [C] // IEEE Int Symp Circ and Syst. Seattle, WA, USA. 2008: 1-4.

作者简介:

万辉(1981—),男,2006年毕业于西安电子科技大学微电子与固体电子学专业,获硕士学位,目前主要研究方向为高精度SAR A/D转换器及高速D/A转换器。

微波滤波器设计培训——视频课程

易迪拓培训(www.edatop.com)由数名来自于研发第一线的资深工程师发起成立，致力于专注于微波、射频、天线设计研发人才的培养，是国内最大的微波射频和天线设计人才培养基地。客户遍布中兴通讯、研通高频、国人通信等多家国内知名公司，以及台湾工业技术研究院、永业科技、全一电子等多家台湾地区企业。

我们推出的微波滤波器设计培训专题，有资深工程师领衔主讲，课程既有微波滤波器设计原理的详细解释，也有各种仿真分析工具的实际设计应用讲解，设计原理和设计仿真实践相结合，向大家呈现各种结构的微波滤波器的完整设计流程。旨在帮助大家透彻地理解并实际的掌握各种微波滤波器的设计。



微波滤波器设计培训专题视频课程

高清视频，专家授课，中文讲解，直观易学；既有微波滤波器设计原理的详细解释，也有像 ADS、CST、HFSS 各种仿真分析工具的实际设计应用讲解，旨在帮助大家透彻地理解并实际的掌握各种微波滤波器的设计。

课程网址: <http://www.edatop.com/peixun/filter/>

更多专业培训课程：

- **HFSS 视频培训课程**

网址: <http://www.edatop.com/peixun/hfss/>

- **CST 视频培训课程**

网址: <http://www.edatop.com/peixun/cst/>

- **天线设计专业培训课程**

网址: <http://www.edatop.com/peixun/antenna/>

专注于微波、射频、天线设计人才的培养

易迪拓培训

官方网址: <http://www.edatop.com>

淘宝网店: <http://shop36920890.taobao.com>