

甚小天线地面站(VSAT)卫星通信系统高频本振信号源设计

范爱锋,张宏伟

(军械工程学院 河北 石家庄 050003)

摘要:为满足甚小口径天线地面站(Very Small Aperture Terminal, VSAT)卫星通信系统对低噪声高频信号源(10.7~14.5 GHz)的要求,分析了当前频率合成的各种方法,提出了利用Zarlink公司的高频分频器ZL40813和低噪声的单芯片锁相环(PLL)频率合成器SP5769构建一种便宜的低噪声高频信号源方案。

关键词:VSAT;频率合成;PLL;高频信号源

中图分类号:TN927⁺.21

文献标识码:B

文章编号:1004-373X(2006)21-040-02

Design of High-frequency Local Source of Very Small Aperture Terminal(VSAT)

FAN Aifeng, ZHANG Hongwei

(Ordnance Engineering College of PLA, Shijiazhuang, 050003, China)

Abstract: In order to meet the requirement about low-noise high-frequency signal source (10.7~14.5 GHz) of Very Small Aperture Terminal(VSAT), We analyze the methods of synthesis frequency, and put forward a solution project, in which we make use of ZL40813 that is a high-frequency prescaler and SP5769 that is a chip frequency synthesizer for building a Phase Locked Logic(PLL).

Keywords: VSAT; frequency synthesizer; PLL; high-frequency source

1 引言

甚小口径天线地面站(Very Small Aperture Terminal, VSAT)卫星通信系统可为边远地区的家庭和商业用户提供可靠的声音、图像和宽带数据业务等,因而拥有潜在的巨大需求。由于其工作于10.7~14.5 GHz的频段,因而VSAT的设计者需要一个稳定的低噪声高频信号源,而且从商业普及的角度出发,其设计体积和成本也是必须考虑的因素。欧洲电信标准协会已将高频的Ku频段分配给VSAT上行链路。上行链路工作于14~14.5 GHz之间,下行链路则工作于12.5~12.75 GHz或10.7~11.7 GHz之间。其它国家的频段分配情况大致相同。VSAT中的中频(IF)频段通常为950~1450 MHz,所以VSAT的设计者需要一个工作频率为13.05 GHz的本地振荡器。本文对此问题进行讨论,并给出一个基于高频分频器的锁相环(PLL)频率合成方案。

2 频率合成原理

频率合成的方法主要有3种:直接频率合成、应用锁相环路的间接频率合成和直接数字频率合成。

2.1 直接频率合成

直接频率合成是最早的频率合成方法。其原理如图1所示:将两个频率源送入混频器产生各种谐波输出,

经过带通滤波器选择输出频率,然后通过线性放大器重新放大,进行损失补偿。

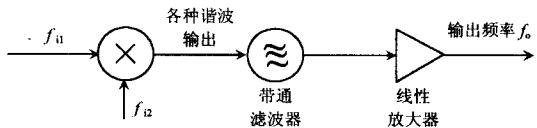


图1 直接频率合成原理框图

直接频率合成能实现快速频率变换、具有几乎任意高的频率分辨率、低相位噪声以及很高的输出频率。但是,由于谐波级数越高其输出信号越弱,为了将频率从一个低阶的参考源(如晶振)升高到微波频率,需要多级电路,所以直接频率合成要比其他两种方法使用较多的硬件设备(振荡器、混频器、带通滤波器等),因而体积大、造价高。他的另一个缺点是输出端会出现寄生频率,即所谓杂波。这是由于带通滤波器无法将混频器产生的无用频率分量滤除干净所造成的。频率范围越宽,寄生分量也就越多,由于以上原因直接频率合成不适用于本设计。

2.2 间接频率合成

应用锁相环路的间接频率合成是目前应用最为广泛的一种频率合成方法。其基本组成框图如图2所示:在环路锁定时,相位比较器两输入端的频率相同,即 $f_r = f_d$,所以输出频率为: $f_o = Nf_r$ 。其缺点是输出频率受分频器工作频率限制不会太高,频率分辨率和频率转换性能等不如直接频率合成。但是随着分频器工作频率的提高,该方

法以其体积小、成本低等优点,应用仍然很广泛,本设计即应用此种方法。

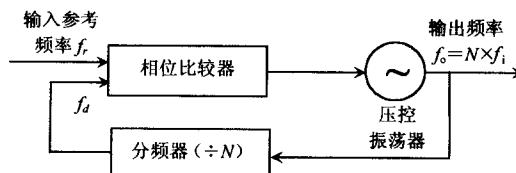


图 2 间接频率合成原理框图

2.3 直接数字频率合成

直接数字频率合成用计算机和数模变换器来产生信号。其合成方法一种是用计算机求解一个数字递推关系式,一种是查表取得相应的正弦波值。这种合成器件体积小、功耗低,并且可以几乎是实时地以连续相位转换频率,具有非常高的频率分辨率。

以上 3 种频率合成方法中,目前用得最多是锁相环频率合成。在某些特殊应用场合,例如要求极高的工作频率、非常高的频率分辨力或快速的频率转换性能等,PLL 合成器难于实现时,可采用另外两种合成方法,或者将这 3 种合成方法结合使用,便构成混合式的频率合成器。

3 利用 ZL40813 构建 PLL 频率合成器

3.1 芯片介绍

ZL40813 为 Zarlink 公司低噪声高频分频器,管脚连接如图 3 所示。其特性有:高工作频段:8.5~14.5 GHz;低相位噪声(-146 dBc/Hz@10 kHz);低功耗(500 mW);单电压供电(5 V);输入灵敏度-2 dBm。

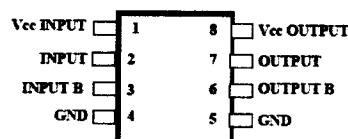


图 3 ZL40813 管脚图

SP5769 为 Zarlink 公司为最高至 3 GHz 频率调谐器而设计的单芯片频率合成器,管脚连接如图 4 所示。其特性有:单芯片 3 GHz 频率合成;低相位噪声-148 dBc/Hz;可选参考频率分频比;可选充电泵电流比率;I²C 总线控制;信号分频比为 240~23 767。

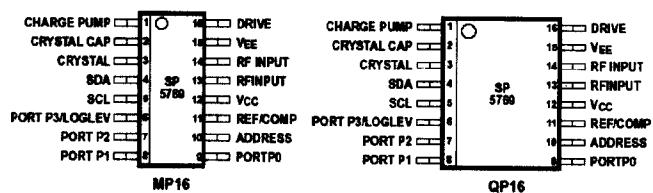


图 4 SP5769 管脚图

3.2 方案设计

目前的单芯片频率合成器最大频率范围通常限制在 2~3 GHz,一方面是因为市场需求限制,另一方面则因为万方数据

频率太高时合成器的功耗会过大。为了产生高频源,合成器通常在 PLL 中与一个独立的外部分频器进行耦合。这个分频器将频率源“预分”到一个可被频率合成器处理的频率,但分频器的噪声对频率合成器的影响巨大,需要有低噪声的高频分频器,而 Zarlink 公司的低噪声高频分频器 ZL40813 满足要求,可通过成本较低的锁相环(PLL)电路为 VSAT 和其他 RF 器件构建高频信号源。

图 5 说明了如何使用 PLL 电路来创建 VSAT 上行链路本地振荡器。压控振荡器(VCO)输出的 13 GHz 信号经过 ZL40813 进行 8 分频后,输出低噪声的 1.625 GHz 信号。该信号再经过一个噪声性能较好的单芯片频率合成器,如 SP5769 进一步分频,然后与晶振参考频率相比较,输出的相位差电压通过一个充电泵,控制 VCO 的输入电压,构成一个锁相环路,产生稳定的 13 GHz 的本地振荡信号。该本振信号再与被调制信号(1~1.5 GHz)混频,经滤波后即可形成 VSAT 的上行频率信号。

该 PLL 电路也可以使用其它单芯片频率合成器,不过应注意选择那些能与高频预分频器接口的合成器。

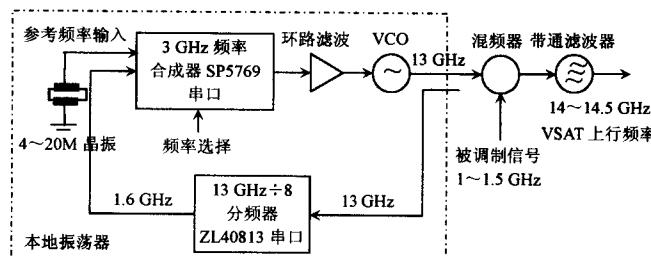


图 5 应用 PLL 电路构建 VSAT 上行频率电路原理图

3.3 噪声分析

低相位噪声对 VSAT 和其他 RF 器件都十分重要。本例电路中的 ZL40813 分频器是采用互补硅双极技术构建的,F_r 为 28 GHz。这样在回路带宽中产生的噪声与载波的噪声十分接近,不会被 PLL 消除。

噪声级数与材料的物理特性有关,如 GaAs 等其他技术本身的噪声级数就比载波噪声要高。图 6 列举了其他 13.5 GHz 分频器的相位噪声级数。

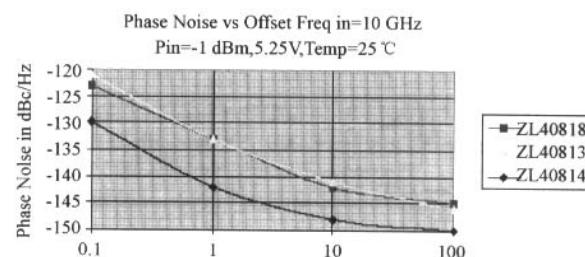


图 6 工作频率为 13.5 GHz 系列分频器的相位噪声级数

在频率合成过程中增加的相位噪声可通过下式算出:

$$\varphi_a = 20 \lg(f_{out}/f_r)$$

(下转第 44 页)

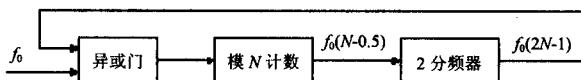


图 5 半整数分频器原理框图

3 系统信号分析

图 6 为编码程序的仿真波形图,共有 5 个信号,其中 clock,reset,sn 是系统的输入信号。clock 是全局时钟输入,通过对其进行分频可得到 clkdata 和 clk2data;sn 是需要编码的 28 位码元信号;reset 是复位信号。clkdata 是 sn 的时钟,其上升沿触发 sn 数据一个个放入 28 位的缓存 jindata 中,fulldata 是标志信号,这样 fulldata 信号的高电平宽度等于 2.5 个 clk2data 脉冲宽度,如果选用 fulldata 作为一帧开始输出数据的标志,那么就会把一帧中最后的两位数据码元丢失,解决的方法是将 qidiandata = fulldata&.clk2data 作为一帧信号的开始标志,当其为高电平时开始输出 70 位帧信号。输出信号 cd 以 clk2data 上升沿触发,送到 DPSK 调制器中。本系统的 DPSK 调制解调采用的是数字锁相环技术。

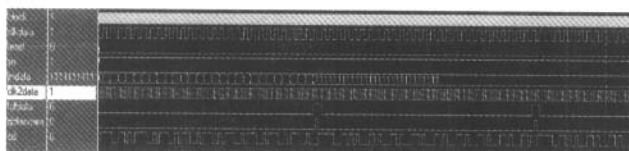


图 6 输入为连“1”信号的编码仿真波形图

接收端仿真波形如图 7 所示,ddata 是 DPSK 差分解码后的数据信号,zhtbda 表示帧同步标志,sn 表示取出的帧中的信息码元,图中箭头表示当标志信号 markdata 为“1”时,开始将解码以后放在缓存 chudata 中的码元输出到 sn,其输出的触发脉冲是对 wtb 进行 2.5 分频后得到的信

号 qb,这里考虑到延时可能出现的问题,输出信号 sn 在 qb 的下降沿触发。

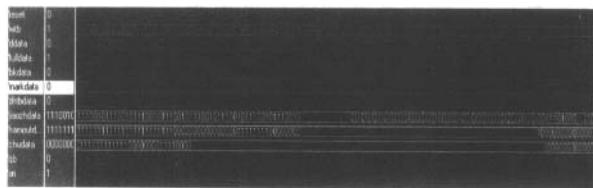


图 7 解码输出的仿真波形图

4 结语

本文主要是依靠 FPGA 平台来设计数字信号的编译码系统。通过在 ISE 上软件编程就能够实现纠错编解码、码组交织、均衡加密以及帧同步器设计和时序设计等功能,调试修改方便,相对于采用 ASIC 芯片设计硬件电路,大大缩小了设计电路的体积。实验测试结果表明,本文设计的系统是一个全数字的、小型化的、低功耗的数字信号处理系统,对于其他同类型的设计开发具有很好的借鉴意义。

参 考 文 献

- [1] 任晓东,文博. CPLD/FPGA 高级应用开发指南 [M]. 北京:电子工业出版社,2003.
- [2] 段吉海,黄智伟. 基于 CPLD/FPGA 的数字通信系统建模与设计 [M]. 北京:电子工业出版社,2004.
- [3] 王诚,薛小刚,钟信潮. FPGA/CPLD 设计工具——Xilinx ISE 5.x 使用详解 [M]. 北京:人民邮电出版社,2003.
- [4] Mark Zwolinski. VHDL 数字系统设计 [M]. 李仁发,凌纯情,徐成,等译. 北京:电子工业出版社 2004.
- [5] 韩天石,黄琦志. 通信原理与应用 [M]. 北京:国防工业出版社,2005.

(上接第 41 页)

其中, φ_n 是超过相位比较器噪声基底 (noise floor) 的相位噪声增量,单位为 dB; f_{out} 是频率合成器的输出频率, f_r 为晶振的参考频率。SP5769 中的相位比较器噪声基底为 -148 dBc/Hz 。如果参考频率为 4 MHz ,而输出频率为 13 GHz ,则 n 为 3250 。因此,在回路带宽中的噪声比相位噪声基底高 70 dB 。假设没有其它明显的噪声源,那么 13 GHz 的输出信号的相位噪声为 -78 dBc/Hz 。

通过类似的方法将频率从 1.6 GHz 频分成 4 MHz ,也可以降低分频器产生的相位噪声,将其产生的噪声降低了 52 dB ,从 -140 dBc/Hz 到 -192 dBc/Hz 。这一数值与相位比较器的噪声基底相比可忽略不计。采用同样的办法将晶振噪声在内部分频,也可将其忽略不计。

作者简介 范爱锋 男,1977 年出生,讲师,中国人民解放军军械工程学院导航制导与控制专业硕士研究生。主要研究方向为雷达装备的检测、维修及状态监测与故障预测。

4 结语

利用高频低噪声的前端分频器与单芯片频率合成器可构建电路简单、成本低廉且性能优异的 PLL 高频信号源,对于 VSAT 等现代高频通信设备的小型化、普及化具有广泛意义。

参 考 文 献

- [1] 张厥盛. 锁相环频率合成器 [M]. 北京:电子工业出版社,1997.
- [2] ZL40813 DATASHEET. Zarlink,2005.
- [3] SP5769 DATASHEET. Zarlink,2005.

如何学习天线设计

天线设计理论晦涩高深，让许多工程师望而却步，然而实际工程或实际工作中在设计天线时却很少用到这些高深晦涩的理论。实际上，我们只需要懂得最基本的天线和射频基础知识，借助于 HFSS、CST 软件或者测试仪器就可以设计出工作性能良好的各类天线。

易迪拓培训(www.edatop.com)专注于微波射频和天线设计人才的培养，推出了一系列天线设计培训视频课程。我们的视频培训课程，化繁为简，直观易学，可以帮助您快速学习掌握天线设计的真谛，让天线设计不再难…



HFSS 天线设计培训课程套装

套装包含 6 门视频课程和 1 本图书，课程从基础讲起，内容由浅入深，理论介绍和实际操作讲解相结合，全面系统的讲解了 HFSS 天线设计的全过程。是国内最全面、最专业的 HFSS 天线设计课程，可以帮助你快速学习掌握如何使用 HFSS 软件进行天线设计，让天线设计不再难…

课程网址: <http://www.edatop.com/peixun/hfss/122.html>

CST 天线设计视频培训课程套装

套装包含 5 门视频培训课程，由经验丰富的专家授课，旨在帮助您从零开始，全面系统地学习掌握 CST 微波工作室的功能应用和使用 CST 微波工作室进行天线设计实际过程和具体操作。视频课程，边操作边讲解，直观易学；购买套装同时赠送 3 个月在线答疑，帮您解答学习中遇到的问题，让您学习无忧。

详情浏览: <http://www.edatop.com/peixun/cst/127.html>



13.56MHz NFC/RFID 线圈天线设计培训课程套装

套装包含 4 门视频培训课程，培训将 13.56MHz 线圈天线设计原理和仿真设计实践相结合，全面系统地讲解了 13.56MHz 线圈天线的工作原理、设计方法、设计考量以及使用 HFSS 和 CST 仿真分析线圈天线的具体操作，同时还介绍了 13.56MHz 线圈天线匹配电路的设计和调试。通过该套课程的学习，可以帮助您快速学习掌握 13.56MHz 线圈天线及其匹配电路的原理、设计和调试…

详情浏览: <http://www.edatop.com/peixun/antenna/116.html>



关于易迪拓培训:

易迪拓培训(www.edatop.com)由数名来自于研发第一线的资深工程师发起成立，一直致力于专注于微波、射频、天线设计研发人才的培养；后于 2006 年整合合并微波 EDA 网(www.mweda.com)，现已发展成为国内最大的微波射频和天线设计人才培养基地，成功推出多套微波射频以及天线设计经典培训课程和 **ADS**、**HFSS** 等专业软件使用培训课程，广受客户好评；并先后与人民邮电出版社、电子工业出版社合作出版了多本专业图书，帮助数万名工程师提升了专业技术能力。客户遍布中兴通讯、研通高频、埃威航电、国人通信等多家国内知名公司，以及台湾工业技术研究院、永业科技、全一电子等多家台湾地区企业。

我们的课程优势:

- ※ 成立于 2004 年，10 多年丰富的行业经验
- ※ 一直专注于微波射频和天线设计工程师的培养，更了解该行业对人才的要求
- ※ 视频课程、既能达到了现场培训的效果，又能免除您舟车劳顿的辛苦，学习工作两不误
- ※ 经验丰富的一线资深工程师主讲，结合实际工程案例，直观、实用、易学

联系我们:

- ※ 易迪拓培训官网: <http://www.edatop.com>
- ※ 微波 EDA 网: <http://www.mweda.com>
- ※ 官方淘宝店: <http://shop36920890.taobao.com>