



电磁兼容工程师

电子期刊



主办单位：中国电磁兼容工程师协会

协办单位：电磁兼容工程师网 www.emcbest.com

电磁兼容工程师论坛 bbs.emcbest.com

在线客服：豆豆客服（936946658） 小小客服（251884470）

技术支持：Emcbest（1357973623） Emcdebug（1455537942）

商务群（119231886） 技术群（119231886、150769637）

客服邮箱：service@emcbest.com

投稿邮箱：info@emcbest.com

索阅、投稿、建议和意见反馈，请联系《电磁兼容工程师》编辑部

中国电磁兼容工程师协会

电磁兼容工程师网 www.emcbest.com

电磁兼容工程师论坛 bbs.emcbest.com



『专家答疑』

百兆网口设计和整改有什么系统的方法.....	4
华为和中兴 EMC 岗位有什么区别?	4
气体放电管的的直流击穿电压为什么都比较高?	6
三端电容为什么高频特性好? 三端电容是穿芯电容吗?	7
请各路大虾指教: EN55022 中各项 limit 是如何确定的?	7
为什么新标准辐射骚扰要求 1-6G 频段在全电波暗室进行测试?	8
单端时钟线和差分时钟线的走线时要注意的问题?	8
PCB 什么情况下可以敷铜, 什么情况下不能敷铜?	9
无续流气体放电管真的可以不续流吗?	10
为什么线缆上套铁氧体磁环对辐射骚扰抑制没有效果?	10
关于屏蔽机柜问题请教! 请问孔缝、屏蔽材料等如何处理?	11
显示屏有哪些常用的的屏蔽方法, 他们各有什么优缺点?	11

压敏电阻和 TVS 管相连时，中间连接加电感的电感量一般选取多大？	12
请问分析 RE 辐射超标从频谱图入手都有哪些经验方法？	12
单层双层屏蔽电缆如何接地？	13
国标 17626.5 中平衡线为什么不用做线-线的浪涌测试？	13
电容在电磁兼容整改时容值与谐振频率有什么关系？	13
军品进出机箱的线缆如何处理，请各位指教？	14
请教下版主，下图是滤波电路的典型结构形式能否解释下？	15
为什么在大多数场合垂直极化比水平极化测试结果大？	16
电感和磁珠有什么联系与区别？	16
辐射问题的源头是器件还是布线？	17
PCB 上屏蔽罩离面板距离大概多大静电放电时才不会致导致出问题？	17
保险管可以用来防雷吗？	18
为什么需要选择开阔场进行测试？	18
PTC（热敏电阻或自恢复保险丝）可以用来防雷吗？	18
开关电源电磁干扰异常强烈，为什么还能大规模使用？	18
请教在 PCB 上什么是感应电流什么是回返电流啊，搞不清楚啦！	19
电路设计中零欧姆电阻有何作用？	19
在机箱缝隙处开了槽安装导电橡胶条如何固定？	20
请教一下，在对多个按键进行电磁屏蔽设计时须注意哪些因素？	20
TVS 选用时应该重点考虑哪些，选多大功率的啊？	20
交流电源滤波器和直流电源滤波器可以互用吗，有什么区别吗？请拍砖。	21
EMC 暗室和测试天线的微波暗室有什么区别？	21
请教：能不能设计一种供电电源的滤波器同时抑制 EFT 和浪涌？	21
12 层板层叠设计了两种方案，帮忙看一下哪个好？	22
请问 PCB 板上的信号地需要接到金属机箱上吗？	22
问下啊，是不是开孔尺寸大于波长的一半时，电磁能量就可以完全通过？	22
在 PCB 设计过程中，怎样的情况下包地 (Guard trace) 会更好？	23
请问浪涌测试用 1.2/50us 还是 8/20us 波施加干扰？	23

《电磁兼容工程师》为您插上腾飞的翅膀

1. 100M 网口的 RE 整改!

100M 网口的 RE 老在带宽位置出现超标，而 1000M 却没有这个问题。看过论坛上面的解决方法，我有试过，可是效果不好。需要一个系统的方法，对于信号滤波不知道如何处理。比较难找到合适的参数。

第一步：电路设计

1. 接口加 Bobsmith 电路；
2. PHY 与网口变压器的收发信号要有阻容共模滤波电路；

第二步：器件选型

1. 网口变压器选择初级为共模电感，次级变压器的结构；
2. 网口不要选择与变压器集成的那种；

第三步：PCB 设计

1. 差分线要对称，且阻抗匹配；
2. 网口变压器离接口距离尽量要近；
3. 变压器下方平面层挖空；
4. 接口分割 PGND，从网口变压器正下方分；
5. 带灯的接口电源与驱动及地线在分割处串磁珠或电阻；
6. 网口变压器下方及网口电路部分无其它信号布线；
7. 接口附近不能有高速强干扰器件；
8. 有条件时差分对间用地线隔离；

第四步：结构设计

1. 网口的屏蔽壳上的金属弹簧与机壳要良好搭接；

第五步：线缆选型

1. 必要时选屏蔽网线；
2. 屏蔽层与结构良好搭接，不能悬空；

第六步：系统设计

1. 网口 PGND 处设计安装孔，旁路高频共模干扰。

2. 华为和中兴 EMC 岗位有什么区别?

■ 部门方面

EMC 在华为属于整机工程部可靠性 EMC 实验室，下辖 EMC 设计和 EMC 测试两个分部；

中兴 EMC 设计在各个研究院的部门都有，如电源平台、有线院、无线院、中研院等，整个 EMC 测试属于公司质量部。



■ 职能方面（EMC 设计）

华为 EMC 设计部门和研发产品的整个流程紧密相关，负责研制规范、硬件总体设计方案、原理图评审、PCB 评审等工作，在产品出现问题或研发新方案时也会做一些测试，投入测试的时间相对比较少；

中兴 EMC 设计部门也负责研制规范、硬件总体设计方案、原理图评审、PCB 评审等工作，另外还要做防雷的工作，平时会按公司 EMC 测试流程参与很多 EMC 测试工作，占用了大量时间。

■ 职能方面（EMC 测试）

华为 EMC 测试部门主要为日常产品的 EMC 测试，同时也负责测试环境建立，测试方案编写，测试方法研究等等；

中兴 EMC 测试部门主要为日常产品的 EMC 测试。

■ 流程方面

华为 2003 年投入巨资购买了 IBM 的 IPD 流程，EMC 设计贯穿整个产品的研发流程，因为有流程支持，执行力比较好；

中兴 EMC 设计虽然也有流程，但是纸上的流程，所以对研发人员没有约束力，因此在整个产品研发过程中不能保证每个环节都参与。

■ 投入方面

华为对 EMC 很重视，经常组织专家就某个问题进行深入研究，也常派 EMC 工程师参加各种会议，搜集情报和跟进技术；

中兴对 EMC 也很重视，经常会展开某一方面的研究，然后平台化应用，但培训和参加会议的机会比较少。

■ 效率方面

华为 EMC 设计在一个部门，没有部门壁垒，大家负责不同的产品，技术共享比较好；

中兴 EMC 设计各个研究院都有，各自为战，技术协调与共享有待提高。

■ 技术积累

华为经常会组织一些资深专家搞些规范、指导书等等，所以技术积累比较多，而且很多文章很有份量；

中兴理论研究比华为相对较少，也很少组织专家搞规范，技术文档参差不齐，精品比较少。

■ 加班

华为的效率很高，因此单位工作人数少，工作量大，加班是不可避免的，加班有考核，但周末加班有加班费；

中兴无流程支持，工作比较杂，单位投入人数多，工作量稍小，加班不怎么考核，周末加班无加班费。

■ 招聘



华为倾向社招，但往往由于社招不到，此时部门的学长会为应届学弟学妹开扇大门，招聘学弟学妹过来；

中兴和华为一样。

■ 能力提升

华为工作量饱满，都是按照流程重复性的工作，而且由于负责同一产品，基本和流水线的工作差不多。另外因为基本是平台的东西，出问题的很少，所以差不多就是机器人；

中兴工作量没有华为饱满，因为要负责各个阶段产品的 EMC 测试，且平时做防雷的工作，所以实践的机会会比华为多一些，但是因为没有强力的流程支持，基本被项目组当成了救火队。

■ 理论学习

两个公司都是流程化很强的公司，基本是重复性工作，留给你学习和实践的时间少之又少。虽然公司有很多技术文档可供学习，但是缺乏时间潜心研究和钻研，大多数人只能说看会了，实际应用中还是不会变通，因此，两个公司 EMC 人员的理论水平绝大多数还需要钻研提高。

■ 个人收入

华为前些天传出人均 28W，这个不是很真实，比如说比尔盖茨的收入和整个微软的员工收入平均下，能代表微软员工的真实收入吗，再说邓小平主席倡导一部分人先富起来，如果人均 28W，就不符合他的最高指示。

社招在此不评论，因为这个完全靠个人实力，有多大本事决定了你的待遇。中兴 EMC 设计和 EMC 测试分别为职员和职工（待遇差异很大），华为统一为职员（待遇相同），因此，如果是 EMC 设计岗位，应届的硕士华为和中兴差不多，而且前 3 年两家公司的收入都差不多，3 年后，华为和中兴的收入差距就拉开了，华为的比中兴的年均会多，或许还不止一点。但是，中兴 EMC 测试岗位因为是职工待遇，这个和华为就没法比了。

3. 气体放电管的直流击穿电压为什么都比较高？

我们用的很多防护器件，如压敏电阻、TVS、TSS 等等的响应电压都可以做的比较低，而我们看到的气体放电管常用的最小直流击穿电压也都是 90V，想必大家在各种电路、培训教材中都见到过很多 90V 气体放电管的设计案例，当然，气体放电管直流击穿电压最小也有 75V 的，但用的很少，而 75V 以下就没有了。

我们常用的如直流+24V、-48V、各种信号接口等电压都很小，大家可能会问，为什么不选个直流击穿电压低的放电管进行保护，岂不是更好！实际中不是这样的。气体放电管是由两个电极构成，中间充满惰性气体，在极间电压达到一定程度时，靠极间放电击穿气体后瞬间导通，从而对地短路的原理进行保护，如果击

穿电压低的话，那么势必两个电极之间的距离就要缩小，而极间距离越近，气体放电管越会不稳定，比如说 60V 导通，可能 40V 就会导通等等，因此，常见的气体放电管基本上都是 90V 以上的直流击穿电压，此时，气体放电管是比较稳定的。

4. 三端电容为什么高频特性好？三端电容是穿芯电容吗？

原理图设计时，我们的电路模型是一种理想化的模型，高频时电容发生了什么改变，原理图中没有任何反映。理想电容就是一个电容，但是，高频时由于分布参数的作用，实际电容是电感与电容的串联模型，而这个电感，既包括电容引脚、而且包括过孔、PCB 布线。既然电感与电容串联，那么就会发生串联谐振，此时，电容的阻抗并不是随频率升高而降低，而是总有一个谐振频率，在这个谐振频率处阻抗最低，谐振频点前电容表现为容性，阻抗随频率升高而降低，之后变成感性，随频率升高阻抗升高，此时电容便失去了作用。

三端电容巧妙的利用了引线电感的作用，因此与电容构成了一个 T 型滤波器，因此，在容值相同时，三端电容与普通电容相比，有更高的滤波频率和更低的谐振阻抗。但三端电容也有缺陷，那就是接地电感，如果这个电感太大，同样会造成滤波性能下降。

穿芯电容与三端电容相比，它不仅继承了三端电容的优点，而且还采用外壳结构接地，此时具有更低的接地电感，因此，穿芯电容的频率阻抗特性很接近理想电容。

馈通电容进一步提高了穿芯电容的作用，它是磁珠与穿芯电容的结合，高频滤波效果更佳。

最后补充一点，三端电容主要应用在 PCB 上，而穿芯电容与馈通电容主要用在结构外壳上，通常通过螺纹与结构安装。

5. 接触 EMC 也差不多大半年了，入门时学的标准就是 EN55022 和 EN55024，现在还是有些疑问，请各路大虾指教：

EN55022 中各项 limit 是如何确定的？

EN55024 中 EMS 为何 classA 和 classB 耐受等级是一样的？

为何没有像 EN55022 中发射等级一样进行分类？

电磁兼容标准的制定，初衷并不是给你一道坎，标准中其实无处不体现和谐二字。标准的 limit 制定不排除有其它考量，但绝对是可以按常规设计方法达到的一个指标，否则做不到，也谈不上和谐，更谈不上标准，因此，你可以认为这个限值就是可以被绝大多数产品广为接受的一个指标。

至于标准中的分界点，还是可以透露些端倪，比如传导 0.15-500K、500K-5M、5M-30M，可认为就是差模辐射、差模和共模辐射、共模辐射的分界点，因为低频差模基本是有用信号和谐波，频率很低，而 5M 之上为共模的东东，辐射频率较高。

另如辐射骚扰 230MHz 的分界点，可以认为 230MHz 之下为线缆辐射，因为通常测试线缆 1m 左右，波长可以与这段频率比拟，而 230MHz 之上，就可以认为是孔缝泄漏了。

至于 EN55024 中 EMS, A 和 B 等级一样，想想就可以明白，EMS 抗扰测试实际上是外界对设备的干扰，不管你在工业环境还是民用环境，如模拟雷击的浪涌、模拟感性负载切换的 EFT、模拟人体放电的 ESD 等，都不会因为你使用的环境不同而有所不同，因此不存在 A 环境和 B 环境之分，而 EMI 干扰则不一样，考察设备对外的干扰，而对外的干扰就需要考虑使用的环境，完全没必要一视同仁，比如噪声，你把产品放在森林里就没有必要让它噪音很好，声音像飞机一样也没事，那里没人，如果你放家里那就遭殃了，EMI 也是一样的道理。

补充一点，EMS 虽然没有 EMI 中的 A、B 环境之分，但试验等级还是有分类的，一般有 1、2、3、4 及 X 等级，这取决于环境和安装条件，从这方面说，与 classA 与 classB 的分法类似吧。

6. 为什么新标准辐射骚扰要求 1-6G 频段在全电波暗室进行测试？

辐射骚扰测试增加 1-6GHz 频段是新的标准要求，之前的标准，辐射骚扰测试都是 1G 之下，且在半电波暗室进行测试，而新标准 1G 之下在半电波暗室进行测试，1-6G 却要求在全电波暗室进行，主要是因为低频时场的方向性不强，而我们 EMC 暗室是开阔场测试的一种替代场地，接收天线接收到的低频辐射骚扰是 EUT 直射与地面反射的一个叠加，因此对低频要求在半电波暗室进行测试，而高频时，场的方向性特别强，接收天线接收到的基本是 EUT 直射的能量，地面反射基本为零，所以高频时在全电波暗室进行测试。

7. 我是做硬件的，主要负责基带的硬件设计，最近科室让写个关于时钟走线的规范，很是迷茫。。。所以发起个话题，大家各抒己见讨论一下吧！

我先开个头，就当抛砖引玉吧！

单端时钟线一般尽量要短，不要跟信号线交叉（必不得以要与信号线垂直布线），可以考虑包地（这点也是看到别人这么做，好不好用没试过）；差分的时钟线，尽量要平行，但是线间距如何控制，越短越好吗？另外走线的阻抗匹配问题也要考虑吗？

■ 器件选择

(1) 尽量选择占空比为 50% 的晶体晶振；

■ 器件滤波

(1) 晶振、时钟驱动电源采用磁珠、大电容、小电容组合滤波；

(2) 时钟信号线加阻尼电阻；

■ 器件布局

- (1) 晶体、晶振尽量布板中央，避免靠近对外 I/O 接口；
- (2) 晶体、晶振、时钟驱动远离低压模拟信号、复位等敏感电路；

■ 器件接地

- (1) 时钟区域覆铜且多点打过孔与地平面连接，晶体外壳良好接地；
- (2) 时钟区域有接地安装孔；

■ 时钟布线

- (1) 时钟信号线避免与敏感信号线长距离平行布线；
- (2) 单层、双层或四层单板时钟信号线要包地，包地均匀打过孔与地平面连接；
- (3) 时钟信号线建议过孔不超过两个，且避免在布线中间打过孔；
- (4) 时钟信号要有良好参考平面，如果布线较长，建议布内层，带状线布线；
- (5) 时钟线尽量布线宽度一致，保证布线阻抗匹配；
- (6) 差分时钟布线要同层、等长、布线间距一致，也就是要对称；
- (7) 差分时钟差分对中间避免出现任何布线；
- (8) 时钟信号线布线换层时，如果参考平面从一个地层换到另一个地层，在换层的过孔附近打接地过孔；
- (9) 时钟布线换层时，如果参考平面从电源平面换到地平面，在换层过孔附近加电容连接两个平面；
- (10) 时钟布线避免跨越平面层分割；
- (11) 时钟布线如果不可避免跨越平面层分割，如果跨越地平面分割，建议加跟随地线、地桥连接两个地平面；
- (12) 时钟布线跨越电源平面层分割时，在跨越平面层分割处加去耦合电容；
- (13) 晶体、晶振、时钟驱动，即时钟区域不要布其他无关走线。

8. PCB 什么情况下可以敷铜，什么情况下不能敷铜？

并不是什么情况下敷铜都比不敷铜好，也并不是什么情况下敷铜都会减少环路面积，敷铜作用主要有两个方面：

(1) 可以起到一定的回流作用，当然，如果板层较多且层设置合理，敷铜回流的作用就很小；

(2) 可以起到一定的屏蔽作用，将上下层两个覆铜平面想象成无限大，就成了一个屏蔽盒，敷铜永远做不到这点，就像机箱一样。

从以上两点出发，敷铜要看具体情况：

(1) 对于需要严格阻抗控制的板子，不要敷铜，覆铜会由于覆铜与布线间的分布电容，影响阻抗控制；

(2) 对于器件以及上下两层布线密度较大的 PCB，不需要敷铜，此时敷铜支离破碎，基本不起作用，而且很难保证良好接地；

(3) 对于单双面电源板，老实实在电源线边跟地线，不要用敷铜，敷铜的话你很难保证环路；

(4) 如果是 4 层（不包括 4 层板）以上的 PCB，且第二层和倒数第二层为完整地平面，可以不用敷铜，但如果上下两层器件和布线密度较小，敷铜更好；

(7) 4 层以下的 PCB 如果阻抗要求不严格，可以在有空间的情况下敷铜，因为 4 层以下 PCB 层间距离较远 (>10mil)，此时敷铜，敷铜与线间距 7mil 左右，可以起到一定的回流作用；

(8) 多层数字板内平面层坚决用平面层，不要用敷铜代替，一是敷铜如果为网格，阻抗很高，二是如果布线布不通，懒人就直接将信号线布这层，弊端太多，不说了；

(9) 内层如果都是单带状线，布线较少的层可以不用敷铜，如果双带状线，可以敷铜，此时要注意内层敷铜良好接地，这种方案前提是单板阻抗控制不做要求。

9. 无续流气体放电管真的可以不续流吗？

续流遮断是气体放电管应用中最关注的问题，在正常工作状态下，气体放电管被击穿短路后，可以自动恢复到开路状态，即实现续流遮断。但是，如果气体放电管导通后两端电压继续维持在 20V 以上，那么气体放电管一直会处于导通状态直至被烧毁。

现在市场上出现了无续流放电管，原理很简单，数个气体放电管串联，把续流电压提高到电路工作电压之上，如 60V 续流的话对如+24V 或-48V 有用，但工作电压再大照样续流，所以称为无续流放电管其实就是一个误导，实际电压增大到一定程度还是会续流的。

10. 为什么线缆上套铁氧体磁环对辐射骚扰抑制没有效果？

解决线缆上干扰的一个十分简单的方法是在线缆上套一个铁氧体磁环，这个方法虽然有效，但是有一些条件。许多人对铁氧体寄予了过高的期望，只要一遇到线缆辐射的问题，就在线缆上套铁氧体，往往会失望。

铁氧体磁环的效果预测公式为：

共模辐射改善 = 20lg(加磁环后的共模环路阻抗/加磁环前的共模环路阻抗)

例如，如果没加铁氧体时的共模环路阻抗为 100Ω，加了之后为 1000Ω，则共模辐射改善为 20dB，如果前后阻抗相同，则没有改善效果。

说明：有时套上铁氧体后，电磁辐射并没有明显的改善，一种情况是加磁环前



后阻抗没变，电路本来为高阻；另一种情况不一定是铁氧体没有起作用，而可能是除了这根电缆以外，还有其他辐射源；另外也和铁氧体磁环的选型及抑制频段有关。

在电缆上使用铁氧体磁环时，要注意下列一些问题：

- 磁环的内径尽量小
- 磁环的壁尽量厚
- 磁环尽量长
- 磁环尽量安装在电缆的端头处

11. 关于屏蔽机柜问题请教！

大家好，最近有案件是航天军工屏蔽机柜的内容，所以大家请教：

- 航天军工屏蔽机柜，缝隙怎样处理，主要用什么材料？
- 缝隙处理材料？
- 折弯角度怎样设计？
- 开孔如何设计？
- 对于 14KHz 左右的频率，屏蔽机柜如何做到？

请各位前辈多多指教。主要是屏蔽处理、材料、方法。

屏蔽主要采用“点频源”来验证，验证时注意事项是什么？

处理缝隙一般可以选择齿形簧片、指型簧片、螺旋管、导电橡胶条、导电胶等。导电橡胶条使用时需要注意电化学腐蚀特性和温度特性，齿形簧片、指型簧片、螺旋管需要注意压缩量，不能过度压缩；

折弯角度，不太明白要表达什么意思，比如钣金件的折弯也一体啊，没缝隙，但是，实际设计时，如果有缝隙的折弯后重合的深度越深肯定越好，另外有的材料折弯可能磁导率会下降，影响磁场屏蔽；

实际开孔时多开孔、开小孔，优选圆孔，另外在有条件的情况下增加孔的深度，这个主要是利用波导原理；

低频磁场的屏蔽需要磁导率高的材料屏蔽，如硅钢，而且厚度也尽量厚些；

屏蔽主要采用“点频源”来验证，验证时和屏蔽效能测试方法一样，需要选取多个接收天线的测试点。

12. 显示屏有哪些常用的的屏蔽方法，他们各有什么优缺点？

首先对显示屏进行屏蔽时大的要求有两点，屏蔽性能和透光性，不能在屏蔽时影响视觉效果。

常用的方法有以下两种：

- 1、使用导电玻璃或导电塑料，导电玻璃是利用真空溅射原理在玻璃表面镀一

层金属导电层，使导电玻璃的导电层与机箱有连续的电接触。这种方法对屏蔽电场和平面波场较为有效，但对磁场屏蔽作用较差；

2、屏幕上覆盖金属丝网或屏蔽玻璃或导电玻璃与金属丝网的复合层。屏蔽玻璃是在两层玻璃中间夹一层金属丝网，要求金属网不影响观察，为提高屏蔽效能，最好把丝网上交叉点都焊上。采用导电玻璃与金属丝网的复合层既能屏蔽磁场(交变的)也能屏蔽电场和平面波。其最大缺点是由于莫尔条纹造成的视觉不适。

上述几种方法都存在屏蔽性能和透光性之间的矛盾。在使用时，一定要注意屏蔽层与屏蔽箱体之间的搭接，接缝处必须使用电磁密封衬垫。

13. 压敏电阻和 TVS 管相连时，中间连接加电感的电感量一般选取多大？

防护电路一般考虑到精细保护，通常需要两级防护，而两级防护时，通常考虑到防护器件的响应速度，所以要采用级间配合，一般电源防护采用电感退耦，不消耗能量，而信号防护采用电阻退耦，对高频信号没有影响。

退耦器件的作用是通过反射、分压、延时等尽量让初级大通流量的器件先响应，防止次级防护先于初级防护响应而导致大能量将次级防护器件损坏。

电源防护的电感通常选用空心电感，因为磁芯电感在大电流通过时磁芯容易保护，导致阻抗迅速降低。通常在限压型防护电路中电感选 8uH 左右，而开关型防护电路中选 15uH 左右。

通常 B 级防雷为开关型，C 级防雷及其它都是限压型，这也是我们见到最多的。

中间这个退耦电感也可以根据理论计算，其实就是根据电流电压原理来计算。首先要知道初级实测残压 U_1 ，然后需要知道次级最大残压 U_2 和最大通流量 I_1 ，再根据 8/20us 冲击电流波形特性， $T_1=20\mu s$ ， $T_2=8\mu s$ ，则

$$U_1 = U_2 + 2 * L di/dt$$

推导可得

$$L = (U_1 - U_2) (T_2 - T_1) / 2 * I_1$$

我们之前专门试验做过验证，然后根据这个公式算下来是 7.8uH，很准。

14. 请问分析 RE 辐射超标从频谱图入手都有哪些经验方法？

1、对比垂直极化和水平极化测试图，一般垂直电缆和水平缝隙为垂直极化，而水平电缆和垂直缝隙为水平极化，由此判断由哪个方向的缝隙和电缆引起；

2、看频率，低频主要为电缆引起，高频为孔缝引起，可以参考测试标准的 230MHz 做为分界点；

- 3、测试时观察 EUT 角度，看哪个面的辐射最高；
- 4、看频谱，如果为单个脉冲，需要关注周期信号，如开关电源、时钟、低位地址；如果为包络，需要关注电源和地；
- 5、将超标的频率点展开，确认频率点的特性和来源。

15. 单层双层屏蔽电缆如何接地？

屏蔽电缆的接地一般又分为单端接地、双端接地和多点接地等。

屏蔽电缆长度不大，并且与干扰波长之比小于等于 0.15 的情况下，屏蔽电缆可采取单端屏蔽接地的方式。因为一端接地时屏蔽层与地不形成环路，若干扰频率不高，则屏蔽层中不会产生较大的干扰电流，因此在电缆中不致引起较高的干扰电压；当电缆长度较长，电缆两端可能出现较大的地电位差时，电缆屏蔽应两端接地。此时屏蔽层与地形成环路，为避免屏蔽层中可能出现大的干扰电流，应尽量减小此接地环路的面积，并且减小两接地点间的阻抗；屏蔽多点接地适用于电缆长度与干扰波长之比大于 0.15 的情况，根据电磁干扰信号可能出现的最离频率与波长的关系，则至少 0.15 倍的波长接地一次。

双层屏蔽电缆适用于干扰特别严重的场合，双层屏蔽双芯电缆的外层屏蔽两端接地或多点接地，内层屏蔽在信号源端接地，另一端可接地也可不接地，由抗扰性试验决定；双层同轴屏蔽电缆的外层屏蔽采取两端接地或多点接地，内层屏蔽常采取信号源端接地，另一端接负载侧电子设备的信号地。在此信号地是否再次接地，要根据抗扰性试验结果决定。如果设备的信号地与源端接地系统是相连的，实际上也就成了两端接地。

16. 国标 17626.5 中平衡线为什么不用做线-线的浪涌测试？

国标 17626.5 中针对平衡线浪涌测试只要求做线-地测试，不要求线-线测试，很多人不明白，现分享如下：

首先来说下共模电流和差模电流产生的机理，共模电流有杂散电容导致差模电流转化为共模、地电位波动、辐射场产生的共模电流共三种，而差模电流除信号电流外，其另一个来源就是共模转差模，共模转化为差模的决定条件是不平衡电路。

浪涌测试时因为都是共模注入方式，平衡线的线-线之间注入的共模电流方向相同，大小相等，相互抵消，无法转化成差模干扰，因而从理论上来说，这种测试没有意义，因此标准不做要求。

17. 电容在电磁兼容整改时容值与谐振频率有什么关系？

首先需要说明的是，电容在高频时会由于分布参数的作用，存在引线电感，

而这个电感与电容就构成了串联谐振的条件，因此，实际电容都存在某一谐振频点（穿芯电容比较接近理想电容），在这个频率点之前，电容呈容性，而在这个频点之后，呈感性。

正是因为存在自谐振，所以在谐振频点之前，阻抗随频率升高而降低，而在谐振频点之后，阻抗随频率升高而升高，因此，采用电容滤波时所要滤除的频点首先要在谐振频点之前，另外在谐振频点附近。

实际中电容的引线电感受很多因素影响，如引脚长度，过孔，PCB 布线等，因此，根据串联谐振频率公式计算有相当的麻烦及不确定性，工程上的经验参考如下表所示：

数值	0.25in 引线	表面安装 (0805)
1.0uF	2.6 MHz	5 MHz
0.1uF	8.2 MHz	16 MHz
0.01uF	26 MHz	50 MHz
0.001uF	82 MHz	159 MHz
500pF	116 MHz	225 MHz
100pF	260 MHz	503 MHz
10pF	821 MHz	1.6 GHz

实际中使用时可参考这个表格选择合适的滤波电容，比如 150M 频率超标，选择贴装电容时可选 0.001uF 的电容，而选择插装电容时，则容值在 100pF-500pF 之间。

18. 各位，本人新手，现在遇到一个问题，要过 GJB151，产品的进出线孔（直径大约 8cm）应该怎样处理（主要应对电场和磁场辐射），我想知道最终的解决办法，能够运用到产品中。

我查过一些资料，有人建议将孔去掉，改成电连接器。可是有人说这样会形成天线，导致辐射更大。不明白哪种说法是对的。

还有人建议我装上电缆后，在孔的周围加导电橡胶，这样效果不知道怎么样？

做实验的时候，我是用铜网将孔和电缆间的缝隙塞死的，这肯定不能用于产品。

请各位指教！

导线最好不要直接通过孔洞穿机箱，要穿的话用连接器，因为军品不怎么考虑成本，可以选择滤波连接器；如果不用滤波连接器，普通连接器加屏蔽电缆就行，我推荐用这种，因为风险更小，成本和滤波连接器差不多。假如用滤波连接

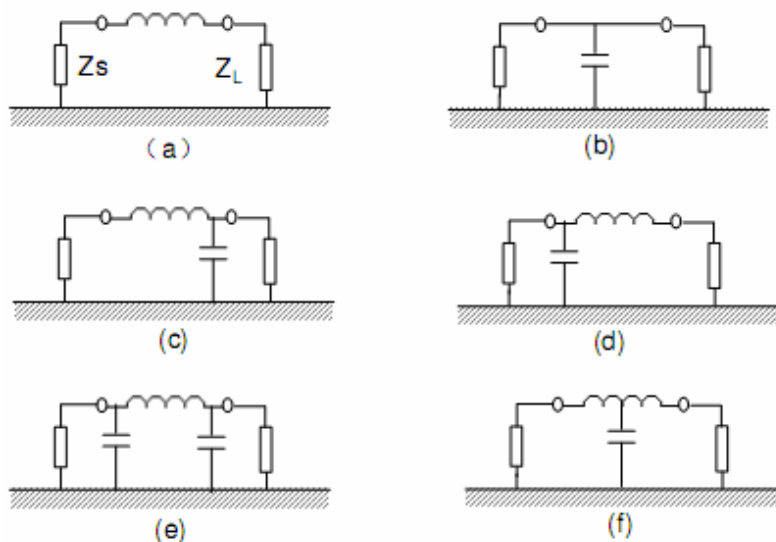
器和非屏蔽线的话有风险,因为滤波连接器也不一定把要抑制的干扰都抑制干净,如果滤波连接器加屏蔽线成本又高,普通连接器和屏蔽电缆是最好的选择,屏蔽电缆要抑制的带宽还是很大的,效果也很明显,但是要注意屏蔽电缆要和金属连接器配合使用,连接器头最好有夹子,和屏蔽电缆360度端接效果会非常好。

军品大多有显示屏和按键,显示屏设计时最好选用屏蔽玻璃,就是玻璃加金属丝网的那种,否则低频磁场可能会出问题,但是也要注意金属丝网和机箱良好搭接,否则对磁场抑制也达不到效果,最好设计个环形压框,将丝网四周压在面板上用螺钉上好,可以保证效果。导电玻璃最好别用,因为导电薄膜很薄,对磁场抑制差一些,而且导电薄膜和机箱很难搭接。按键设计时千万不要把所有键盘开个大孔,键盘伸出来,一定要每个键开一个,而且要尽量小,最好是小圆孔,伸出塑料按键,然后上面像手机一样覆盖一层大塑料按键,这样效果好而且美观。

缝隙就直接上齿形簧片就行,但要注意压缩量,如果选复合导电橡胶的话,注意点胶时一定要点在安装孔处,不能全部点胶,否则屏蔽效果也会下降。

电缆和孔的缝隙用导电橡胶和金属丝网堵上,实际中也可以实现,但是电缆外层要是屏蔽电缆,这样才能达到效果。否则外层是绝缘层的电缆,孔里面塞导电的东西也没多大效果。实现方式是在孔洞处安装指型簧片,把外层是屏蔽层的电缆穿过去,这也可以达到效果。此时要注意孔不能太大,否则屏蔽层和簧片压接也不紧密,效果就会下降。不过这种也不推荐,因为线缆可以摆动等等,所以指型簧片可能变形,压缩量下降或消失,此时效果也就没有了。

19. 请教下版主,下图是滤波电路的典型结构形式,按照你说的阻抗失配原理,能否更加详细的讲解分析下,之前只是死记这些线路,原理图一直搞不太懂,相关资料好像也不好找,麻烦抽空帮我解疑下,例如c图,谢谢。



(a) 所示为电感滤波器,适用于高频时源阻抗和负载阻抗较小的场合;

- (b) 所示为电容滤波器，适用于高频时源阻抗和负载阻抗较大的场合；
(c) 和 (d) 所示为 Γ 型滤波器，前者适用于高频时源阻抗较小、负载阻抗较大的场合，后者适用于高频时源阻抗较大、负载阻抗较小的场合；
(e) 所示为 π 型滤波器，适用于高频时源阻抗和负载阻抗均较大的场合；
(f) 所示为 T 型滤波器，适用于高频时源阻抗和负载阻抗均较小的场合。

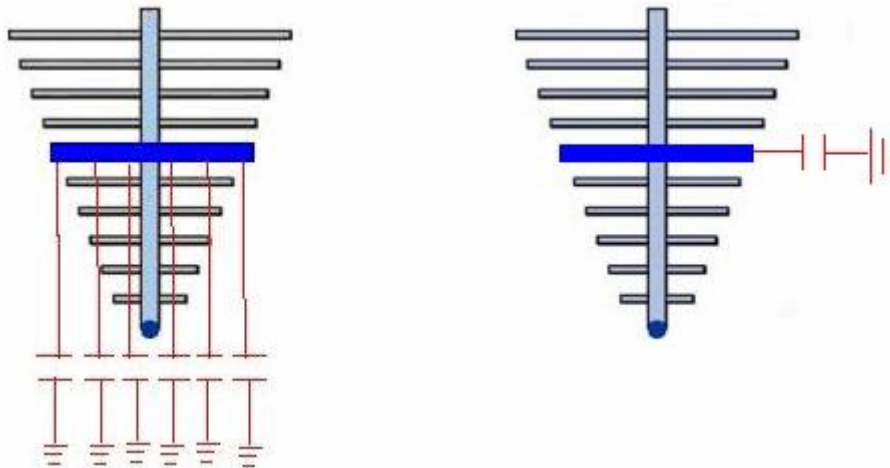
20. 为什么在大多数场合垂直极化比水平极化测试结果大？

EMC 测试中为了接收 EUT 的最大辐射量，所以天线需要做水平和垂直两种极化状态下的测试，通常也需要升降天线配合测试。

这个问题需要从两个角度说明。

1. EUT 方面：垂直接缆和水平缝隙为垂直极化，按照惯例测试，线缆都垂直，而产品按惯例，水平的缝大多情况下比垂直的缝隙长，从这两方面来说，垂直极化结果比水平极化大；

2. 接收天线方面：以对数周期天线为例(其它天线道理一样)，水平极化和垂直极化时其中一个振子对参考接地平板分布参数分别如左、右图所示：



水平极化时整个一条振子对参考接地平板投影为一条直线，振子对地分布电容很大，因此参考接地平板与天线的分布电容降低了天线的阻抗，根据 $U=IR$ ，感应电流不变的情况下，天线接收的感应电压降低；

垂直极化时整个一条振子对参考接地平板投影为一个点，振子对地分布电容与水平极化相比要小很多，振子与参考接地平板的分布电容对天线阻抗影响很小，因此，在外界条件不变的情况下，垂直极化与水平极化相比，垂直极化接收的场强稍大一些。

21. 电感和磁珠有什么联系与区别？

电感是储能元件，而磁珠是能量消耗器件；

电感多用于电源滤波回路，磁珠多用于信号回路，用于 EMC 对策；

磁珠主要用于抑制电磁辐射干扰，而电感用于这方面则侧重于抑制传导性干扰。两者都可用于处理 EMC、EMI 问题；

磁珠是用来吸收超高频信号，像一些 RF 电路、PLL、振荡电路、含超高频存储器电路（DDR SDRAM，RAMBUS 等）都需要在电源输入部分加磁珠，而电感是一种储能元件，用在 LC 振荡电路、中低频的滤波电路等，其应用频率范围很少超过 50MHz。

22. 辐射问题的源头是器件还是布线？

关于辐射骚扰的整改，有朋友常常诉苦，说我的 MCU、DDR、晶体晶振辐射很强，是导致测试失败的罪魁祸首，如果这样想，只能说是只见树木不见森林。

怎么说，比如说器件辐射吧，MCU、DDR、晶振辐射出去，这还说的过去，晶体外壳都是金属的，屏蔽壳只有两个很小管脚孔，自身怎么能辐射出去导致测试失败呢，很明显，认为器件是罪魁祸首这种认识是错误的，只能说器件是导致辐射骚扰测试失败的源头，而不是罪魁祸首。

器件自身通常比较小，属于近场辐射，但是，我们在 EMC 测试中是远场测试，远场辐射就要靠天线，而且天线有尺寸要求，芯片的尺寸太小，根本形成不了远场天线，因而，自身的辐射也微不足道，之所以判断为芯片导致，是因为芯片自身的干扰耦合到了产品内部的导线，而这些导线形成了远场天线，比如晶体，自身金属外壳，不能辐射出去，但是，从晶体出来的导线会耦合晶体的噪声，形成远场天线辐射出去，从而导致测试失败。

其它器件也是一样的，是辐射源头，但不是罪魁祸首，之所以加屏蔽罩会有改善，不是屏蔽了芯片自身的辐射，而是减小了芯片自身辐射对其它可能形成远场天线的导体的耦合。

大家一定要走出这个误区。一般器件出来滤波等措施就是这个道理。

23. 有块印制板安装到金属机箱前面板上，恰好板上有个强干扰器件用屏蔽罩屏蔽，但屏蔽罩正好面对机箱面板的一个开口，请问这个屏蔽罩离面板距离大概多大静电放电时才不会导致出问题？有没有什么标准？

理论上肯定是越远越好，这样说似乎又有些笼统，总的一句话，静电总是找最低阻抗点泄放。

首先说下静电是怎样影响电路的，一个是高压和大电流直接泄放到电路，另一个是静电的感应场耦合到电路。

1. 如果带金属外壳的器件和屏蔽盒良好接地，电流可以泄放到板内地，此时板内地如果阻抗低或与机壳良好搭接，便不会影响电路；

2. 如果开口处有导线，放电枪的枪头离线的距离要大于离金属机箱的距离，

可以避免静电直接泄放到导线；

3. 对于电磁场耦合的，开口处的导线最好加 TVS，注意 TVS 的击穿电压和功率，尤其是复位线最好加上，也可以加电阻电容，电容限压，电阻限流，这个适合防护等级比较低的电路，TVS 适合防护等级比较高的电路；

4. 整机如果要做静电防护，事先要规划好静电泄放路径，如果是一个低阻抗的泄放路径，大多数静电的问题也就没有了。

24. 保险管可以用来防雷吗？

首先要说的是保险管一般不单独用来防雷，通常和防雷器件和电路一起使用，在防雷电路失效时才起保护作用。

但千万不要被表面现象蒙蔽了您睿智的双眼，普通保险管防雷是有很大风险的，雷击来临时很可能导致保险管烧坏，防雷时选用的保险管要选慢熔性的保险管，在雷击来临时，其反应会有延时，因而不会损坏。

还要注意的是有些电路中的普通保险管不能用慢熔性保险管代替，同样慢熔的也不能用普通的代替，这就要求在设计或应用时知根知底。

25. 为什么需要选择开阔场进行测试？

1. 有些设备暗室里放不下，安装也很麻烦；
2. 有些测试数据，在不同暗室会不一样，开阔场是最原始的测量场地；
3. 很多天线校准必须在开阔场；
4. 天线测量需要开阔场。

26. PTC（热敏电阻或自恢复保险丝）可以用来防雷吗？

PTC 俗名自恢复保险丝，又名正温度系数热敏电阻，即随电路温度的升高阻抗增大，从而过流时保护后级电路。

但 PTC 既然随温度升高阻抗增大，可以想象其响应速度是相当慢的，通常都达到毫秒级以上了。

而防雷器件中最慢的气体放电管都是微秒级，再说雷击浪涌波形波前时间也都是微秒级，因而用 PTC 防雷基本是没有作用的。

那么，PTC 主要用在哪些场合呢？PTC 主要用在电路故障引起的长时间过电流防护等场合。在防雷电路中，也可以用作初次级防护电路之间的退耦或与压敏电阻串联防止压敏电阻失效等。

27. 开关电源电磁干扰异常强烈，通常是导致传导发射失败的罪魁祸首，它与线性稳压电源相比有什么优点，为什么还能大规模使用？



没错，开关电源电磁干扰是比较厉害，但如果用线性电源的话那个体积够人受的，还有那效率，实在不敢让人恭维，开关电源一出现，就以小个头高效率博得了大家的欢心，也可能若干年前电磁干扰不怎么受重视，所以开关电源便大规模应用起来了。

建议大家对于电源效率和安装体积有要求的地方用开关电源，对于电磁干扰和电源纯净性有要求的地方多选用线性电源。

28. 请教回返电流和感应电流的概念，在 PCB 上，每个信号都要有回返路径，一般参考 Ground 或 Power 层，这个是不是信号的回返电流？那么感应电流又是个什么概念啊？到底什么是感应电流什么是回返电流啊，搞不清楚啦！

回返电流用微带线和带状线说可能更直观些，就是在信号的参考平面上与信号电流大小相等，方向相反的回流；正确的说，环路产生电流，所以任何一个信号都必须形成环路，有的不太直观而已；比如天线，为什么能发出去，其实电磁波与大地也是个环路啊。所以广义的回返电流，就是信号的回流。

感应电流和回返电流不是一回事，只有闭合回路磁通量的变化才能产生感应电流，这与磁感应强度，环路运动速度、大小等都有关系。以前中学时做物理实验，闭合线圈放在磁场上不动，无电流，但移动闭合线圈切割磁力线却产生电流，就是这个道理。

在电路系统中，信号回路基本上是一定的，但其它信号上的电流随时间变化，产生交变电磁场，那么这个交变电磁场就会引起信号回路磁通量的变化，从而在其回路形成感应电流，这个可能对信号形成串扰等等。

29. 电路设计中零欧姆电阻有何作用？

- ✓ 在电路中没有任何功能，只是为了 PCB 调试方便或兼容设计等原因；
- ✓ 可以做跳线用，如果某段线路不用，直接不贴该电阻即可（不影响外观）；
- ✓ 在匹配电路参数不确定的时候，以 0ohm 代替，实际调试的时候，确定参数，再以具体数值的器件代替；
- ✓ 想测某部分电路耗电的时候，可以去掉 0ohm 电阻，接上电流表，这样方便测耗电；
- ✓ 在布线时，如果实在布不过去了，也可以加一个 0ohm 的电阻；
- ✓ 在高频信号下，充当电感或电容（与外部电路特性有关）。用作电感，主要是解决 EMC 问题。（如地与地，电源和 IC Pin 间）
- ✓ 单点接地（指保护接地、工作接地、直流接地在设备上相互分开，各自成为独立系统）；

✓ 熔丝作用。

30. 在机箱缝隙处开了槽安装导电橡胶条，但这东西卡到槽里会掉，不得不用胶粘住，但有粘性的且能起固定作用的胶都不导电，粘住导电橡胶条后导电橡胶条还能有作用吗，大家是怎么做的，请指导。

机箱缝隙加导电橡胶条是为了电磁密封，防止缝隙产生泄漏。通常因为导电橡胶条很长在缝隙里卡不紧由此可能松动，所以有的单位就直接用胶把导电橡胶条固定，也不管胶导不导电，由此造成导电橡胶条失效。

实际中使用不导电胶固定是迫不得已，但要讲究技巧，不能胡子眉毛一把抓，拿着胶随便乱点。推荐点胶时最好点在连接上下盖板的螺钉孔这个位置，因为这个地方即使点胶造成导电不连续，还有螺钉连接上下盖板，基本不影响屏蔽连续性，而其它地方点胶就不太明智了。

31. 请教一下，在对多个按键进行电磁屏蔽设计时须注意哪些因素？我是新手，先谢谢各位了！

首先按键从常用开口类型来说有圆孔和方孔，推荐首选圆孔，因为在方孔和圆孔尺寸相同条件下圆孔屏蔽效能高且衰减量大；

在选好开口形状后要优先开小孔，多开孔，如蜂窝孔。有散热要求时可以尽量减小孔间距，但切忌直接开个大窗口；如果屏蔽要求较高，也可以增加孔的深度；

按键设计有种巧妙的结构方法是开很小的圆孔，按键(柱体)从小圆孔伸出来，然后上面覆盖一层很薄的塑料(上面有方型按键，如手机)，这种方法既美观，又实用，很好。

32. 先前没用过 TVS，看了下器件资料，功率、响应时间、关断电压、响应电压、箝位电压、峰值电流、结电容等等参数好多啊，应该重点考虑哪些，选多大功率的啊？

这些参数都要考虑。响应时间要短，否则会有残压；如果用到信号电路上，要考虑结电容不能影响信号，因此，结电容尽可能小。响应电压视交流和直流信号而定，一般直流响应电压选信号电压的 1.8 倍左右，交流选峰值电压的 1.2 倍左右。

至于功率，首先要明白它是什么意思，它是箝位电压和脉冲峰值电流的乘积，箝位电压可以根据信号电压大约乘以 2 计算出来，而想要的峰值电流就要根据你的实际情况如防护等级来选，举个例子如雷击(静电一样)，不同雷区的雷电流不一样，防护等级也不一样，根据防护等级选择 TVS 需要达到的峰值电流，然后乘箝位电压就是你要的功率。

33. 交流电源滤波器和直流电源滤波器可以互用吗，有什么区别吗？请拍砖。

交流滤波器里面通常出于安全考虑使用的是安规电容，这些电容耐压等级很高，可以承受几 kV 的高压，直流滤波器是绝对做不到这点的，另外直流电源滤波器中的 Y 电容较大，用在交流场合的话漏电流会很大，所以说交流滤波器绝对不能用直流滤波器替代。

直流滤波器虽说可以用交流滤波器替代，但是会导致成本升高，性能下降，另外由于交流滤波器为滤除工频谐波电感量很大，因而磁环也增大，导致体积增大，所以交流滤波器体积要比直流滤波器的较大。

34. EMC 暗室和测试天线的微波暗室有什么区别？

EMC 暗室和一般是用来测试天线的微波暗室是有区别的：

(1) EMC 暗室模拟开阔场，也就是说五个面是没有任何障碍物，所以 EMC 暗室五个面要粘贴吸波材料，吸收电磁波，防止反射；而微波暗室是模拟自由空间，因此六个面都要粘贴吸波材料；

(2) EMC 暗室墙壁有铁氧体吸波材料，微波暗室没有；

(3) 测试原理不一样，EMC 测试接收能量是通过空间直射和地面反射叠加值，而微波暗室是直接发射接收到的值。

35. 本人从事电能表的验收试验工作，电磁兼容试验中电能表供电电源受到信号发生器的干扰无法正常工作，对于这些干扰信号（雷击浪涌、快速瞬变脉冲群、静电放电等）的抑制需要电源滤波器的介入。请教：能不能设计一种供电电源的滤波器抑制这些干扰源，还是需要针对不同的干扰源设计不同的滤波器？

想法是好的，但实现起来很难，分别给你说吧：

1. 比如雷击、静电、快速脉冲群上升时间，分别为 8 μ s、1ns、5ns，所以频率分量差别很大，如雷击在 1MHz 以下，快速脉冲群在 80MHz 之下，静电的频谱分量更高些；

2. 静电和雷击能量大，可以从波形持续时间看出，脉冲串的能量相对很小，所以需要抑制的器件不一样；雷击和静电用 GDT、MOV、TVS 等，而脉冲串用磁环就可以了；

所以像电源滤波器（30MHz 之下）一样，通常也会再加 MOV 等防雷，而单独电源滤波器是不能防雷的，如果把防雷器件放到滤波器里面，这样也不太好，防雷器件存在降额的问题，一般冲击 10 次就要更换，所以滤波器模块中通常不封装防雷器件。

36. 12层板层叠设计了两种方案，帮忙看一下哪个好？

序号	名称	说明
1	TOP	主元件层，主测试层
2	GND1	地层 1
3	S1	东西向走线
4	PWR1	电源层 1 (+3.3v、+3.3v-H)
5	S2	南北向走线
6	PWR2	电源层 2
7	S3	东西向走线
8	GND2	地层 2
9	S4	南北向走线
10	PWR3	电源层 3
11	GND3	地层 3
12	BOTTOM	次元件层，次测试层

序号	名称	说明
1	TOP	主元件层，主测试层
2	GND1	地层 1
3	C1	信号内层 1
4	PWR1	电源层 1 (+3.3v、+3.3v-H)
5	GND2	地层 2
6	C2	信号内层 2
7	C3	信号内层 3
8	GND3	地层 3
9	PWR2	电源层 2
10	C4	信号内层 4
11	GND4	地层 4
12	BOTTOM	次元件层，次测试层

感觉还是方案 2 好点，虽然有两层相邻的布线层。

方案 1 首先是电源平面太多，其次电源平面没有相邻地平面，也就是无回流平面，另外布线层有些回流参考平面是电源平面，除阻抗较高外，如果布线换层，即使用地过孔连接不同地平面，回流仍然不连续。方案 2 虽然存在相邻布线层，如果布线方向垂直或平行距离短，基本不会存在相互干扰，再说回流参考平面是很好的地层。

另外从工艺来说，方案 2 铜平衡，不会存在翘曲等问题。方案 2 大大优于方案 1。

37. 请问 PCB 板上的信号地需要接到金属机箱上吗？

从 EMC 角度来说是需要直接连接的，不推荐加电容接地的这种方式；目前包括电脑主板等大多数产品的信号地与机壳地是直接相连的，但以下三种情况信号地与机壳地之间可以串电容，具体要视情况而定：

- 1，电路是非安全电压；
- 2，信号地已被隔离，如光耦，并且另一侧的地已经与外壳相连；
- 3，长距离传输的设备的信号地与外壳，如果直接连接，会出现地环路问题，只能选择电容连接。

38. 问下啊，是不是开孔尺寸大于波长的一半时，电磁能量就可以完全通过？

完全通过是不可能的，开孔其实就是一个缝隙天线，想想什么天线效率可以达到 100%？

一般缝隙长度达到波长四分之一奇数倍时，可以发生串联谐振，辐射效率最高；而为波长四分之一偶数倍时为并联谐振，辐射效率相对串联较低，但是要记住一点，谐振总比不谐振时辐射强。

所以开孔时尽量开小孔，多开孔，而不要开大孔，少开孔，如果需要抑制的频率很高，如 G 以上，那就要考虑波导了。

39. 在 PCB 设计过程中，怎样的情况下包地 (Guard trace) 会更好？

包地其实就是个回流，有的人认为是个篱笆墙，因为线对包地的分布电容使得电磁场主要耦合到包地上了，减小了对其它信号线的耦合，其实是一个道理，不同说法而已。

包地对单层板、双层板、四层板还有点作用，六层以上基本没什么作用了，因为六层以上信号线与参考平面的距离基本和信号线与包地的距离差不多了，而且参考平面层的阻抗更低，因而回流主要在参考平面层，在包地上的微乎其微了，而且六层以上的板密度也比较大，因而包地就浪费空间，所以没必要做包地。

包地需要注意的是一定要多点打过孔与参考平面连接，否则会在包地上产生电位差，而这个电位差，就是共模干扰源，同时如果与数字芯片驱动电压之和超过数字芯片的门限电压，也会造成数字芯片误动作。

40. 请问浪涌测试用 1.2/50us 还是 8/20us 波施加干扰？

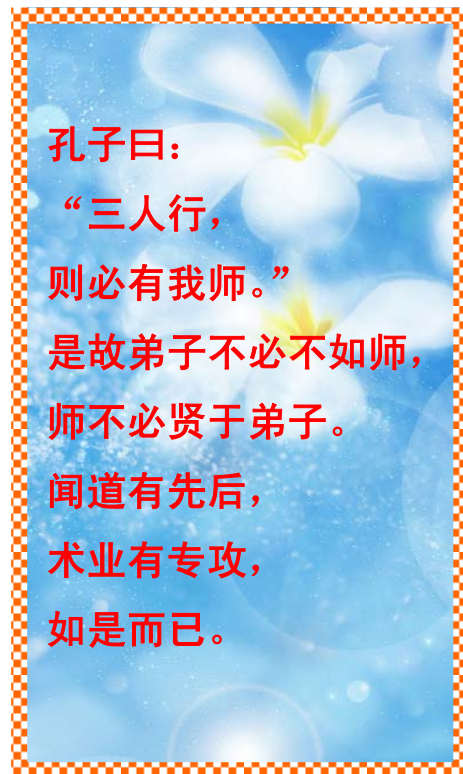
首先要说的是浪涌测试仪器通常称为组合波发生器，所谓组合波发生器，就是其既能产生 1.2/50us 的开路电压波，又能产生 8/20us 短路电流波，这主要是由负载阻抗决定，实际测试中，这两种情况都是不可能出现的，也就是说负载 EUT 既不可能等效为开路，也不可能等效为短路，因此这两种波形无论那一种在实际测试中都根本无法实现。

浪涌测试标准要求的按 1.2/50us 的电压波测试，主要是模拟实际中感应雷在线缆端口感应而产生电压，而实际浪涌抗扰测试时，组合波发生器输出的是开路电压波 (1.2/50us) 和短路电流波 (8/20us) 的合成波。

防雷中通常还有冲击电流试验，一般采用 8/20us 的电流波，主要是模拟直击雷在线缆上引起的过电流。这个因为能量比较大，破坏力很强，通常比浪涌测试更加严酷。

真实雷击浪涌波形受各种因素的影响而非常复杂，以上两种波形只是用来研究和预测的典型代表。

----- 完 -----





【电磁兼容工程师网、论坛简介】

电磁兼容工程师网 (www.emcbest.com)、电磁兼容工程师论坛 (bbs.emcbest.com)、《电磁兼容工程师》是由中国电磁兼容工程师协会授权成立，由目前广泛分布于华为、中兴、诺基亚、航天五院、联想、西门子、Intel、Nvidia 等国内外知名公司的西电 EMC 教研室往届博士、硕士(80 多位)共同支持和维护的集电磁兼容设计、测试与仿真为一体的综合性学术园地，旨在通过广大 EMC 工程师的不断努力，共同为促进我国的电磁兼容事业而不懈奋斗！



因为我们（电磁兼容工程师）是一家人，
相亲相爱的一家人，
有缘才能相聚，有心才会珍惜，
何必让满天乌云遮住眼睛。

因为我们（电磁兼容工程师）是一家人，
相亲相爱的一家人，
有福就该同享，有难必然同当，
用相知相守换地久天长。

.....