

USB2.0 控制器 CY7C68013 的接口设计实现

林愿¹, 吴淑泉¹, 冼志妙²

(1. 华南理工大学 电子与信息学院; 2. 肇庆学院 物理学电子信息工程系)

摘要:介绍了一种基于 USB2.0 控制器 CY7C68130 的 USB - ATA 接口, 将普通硬盘转化为 USB Mass - Storage 的解决方案,文中给出了利用 GPIF 实现该方案的相关设计方法。

关键词:USB2.0; ATA 接口; CY7C68130; GPIF

分类号:TP334.4 **文献标识码:**A **文章编号:**1006 - 6977(2004)12 - 0013 - 04

Design of the Interface of USB2.0 Controller CY7C68013

LIN Yuan¹, WU Shu-quan¹, XIAN Zhi-Miao²

(1. College of Electron Info Engin, South China University of Technology, Guangzhou;

2. College of Electronics and Information, ZHAO Qing Univerisity;)

Abstract :A USB - ATA design scheme based on GPIF is described , the design can translate the ordinary hard disk into USB Mass - Storage using Cypress' s EZ - USB FX2. The design scheme realizing USB Mass - Storage based on GPIF master control manner are given in the paper.

Key words :USB ; ATA interface ; CY7C68013 ; GPIF

1 引言

USB (Universal Serial Bus) 接口以其速度快、功耗低、支持即插即用 (Plug & Play)、使用安装方便等优点而得到了广泛的应用。目前 USB2.0 标准的传输速度已达 480Mb/ s,这使得 USB 可以推广到硬盘、信息家电网络产品和其它快速外设。在某些应用场合,如基于硬盘的大容量数据采集与分析系统中,为了使用方便,需要将普通硬盘转化成海量存储器,这样在使

用时就不需关机重启或打开机箱来安装。本文介绍一种利用带 USB 接口的单片机芯片 CY7C68013 来控制普通硬盘的读写,从而将普通硬盘转化为 USB2.0 海量存储器的可行方案,本系统可扩展,完全可用于实现基于硬盘的大容量数据采集与分析系统。

2 硬件设计

2.1 USB 接口芯片

本设计选用的是 Cypress 公司的 EZ - USB

而且工作稳定,能够达到弹丸散布测试要求。由此可见,该放大电路完全符合设计要求,它能够较好地放大微弱信号,而且工作稳定,具有较好的抗干扰和抑制噪声能力,可广泛应用于弱信号的放大。

参考文献

- [1]童诗白. 模拟电子技术基础[M]. 北京:高等教育出版社,1998.
- [2]倪晋平,王铁岭. 光电靶工作原理及应用[J]. 西安工业学院学报,1997,(1):31.
- [3]宋玉贵,王铁岭. 天幕靶抗蚊虫干扰数字滤波电路设计[J]. 西安工业学院学报,1998,(2):130.

- [4]诸邦田. 电子线路抗干扰技术手册[M]. 北京:北京科学技术出版社,1988.
- [5]吴永忠,韩江洪,谢华,等. 低噪声放大器设计中接地和屏蔽技术的研究[J]. 电测与仪表,2001,(7):8.
- [6]郑宗亚. 减小放大器噪声的方法[J]. 上海海运学院学报,1995,(3):42.
- [7]李西安,付小宁. 集成运放在应用中的性能提高与改善[J]. 现代电子技术,2002,(3):61.

收稿日期:2004 - 06 - 11

咨询编号:041203

FX2 系列芯片中的 CY7C68013, 这是一种带 USB 接口的单片机芯片, 虽然采用低价的 8051 单片机, 但仍然能获得很高的速度。它包括一个 8051 处理器、一个串行接口引擎 (SIE)、一个 USB 收发器、一个 8.5kB 片上 RAM、一个 4kB FIFO 存储器及一个通用可编程接口 (GPIF)。FX2 可提供全面集成的解决方案。它有 56SSOP、100TQFP、128TQFP 三种封装, 本设计选用占用电路板空间较少的 56SSOP 封装。如果要进行扩展, 也可选用 128TQFP 封装。

2.2 ATA 接口

ATA 接口是在 ST506 的基础上改进而成的, 它将控制器集成到驱动器中, 采用 8 个端口寄存器 (即命令寄存器) 来完成对硬盘的读写, 各寄存器功能如表 1 所列。ATA 有两种工作模式: PIO 模式和 DMA 模式。本设计采用的 DMA 传输模式不需要处理器参与整个数据传输过程, 而是由 I/O 口直接将数据传送到存储器中, 从而节约大量的 CPU 时间以更好的处理其它事件。控制器对硬盘的操作分为两种: 8 位数据的命令操作和 16 位数据的数据传输操作。在对硬盘输出控制命令之前, 程序需对端口完整输出 7 字节的命令块。其中前六个端口为参数, 最后一个端口为命令码。读写数据端口一般以 512 字节作为数据块进行。硬盘执行命令后发出中断请求以表示操作结束 (结束传输), 也可以置控制器状态为空闲, 以表示扇区请求传输 (数据传

输)。最后, 由控制器读取硬盘状态寄存器, 以检测硬盘操作的成功与否。如操作正常, 则进行下一次动作; 否则进入错误处理程序。状态寄存器各位信息描述如表 2 所列。

2.3 GPIF 与 ATA 接口

FX2 芯片的最主要特点是可通过 USB2.0 的通用可编程接口 (GPIF) 为特定的应用接口编程, 以便使用多种协议完成与外围器件的无缝连接, 如 EIDE/ATAPI, IEEE1284, Utopia 等。其编程可以根据需要进行, 且其中不需要 CPU 的干预, 只是通过一些 CPU 标志和中断即可与增强型 8051 内核进行通讯。系统结构框图如图 1 所示。

本设计采用“GPIF 主控”接口模式, 并使用 PORTB 和 PORTD 双向 FIFO 数据线来构成通向四个 FX2 端点 FIFO (EP2、EP4、EP6、EP8) 的 16 位数据接口, 以用来连接数据线 DD[15:0] 并进行数据的传送; GPIF 作为内部主控器与 FIFO 相连, 并通过产生用户可编程的控制信号 CTL[2:0] 与外部接口进行通信。同时, GPIF 还可以通过 RDY[1:0] 引脚采样外部信号并等待外部事件。由于 GPIF 的运行速度比

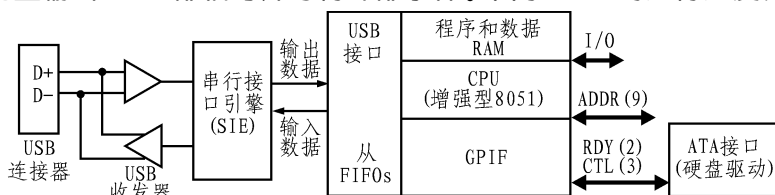


图 1 系统结构图

表 1 ATA 命令和控制寄存器功能及地址分配

A2	A1	A0	扇区读访问	扇区写访问	位数
0	0	0	数据寄存器	数据寄存器	16
0	0	1	错误寄存器	特征寄存器	8
0	1	0	扇区数寄存器	扇区数寄存器	8
0	1	1	扇区号寄存器 扇区号/块地址 0~7	扇区号寄存器 扇区号/块地址 0~7	8
1	0	0	柱面寄存器 0 柱面 0~7/块地址 8~15	柱面寄存器 0 柱面 0~7/块地址 8~15	8
1	0	1	柱面寄存器 1 柱面 8~15/块地址 16~23	柱面寄存器 1 柱面 8~15/块地址 16~23	8
1	1	0	驱动器/磁头寄存器 驱动器/磁头号/块地址 24~27	驱动器/磁头寄存器 驱动器/磁头号/块地址 24~31	8
1	1	1	状态寄存器	命令寄存器	8

表 2 ATA 接口状态寄存器各位信息

符号	位	描述	真值	符号	位	描述	真值
BSY	7	控制器忙	1	DRQ	3	服务器请求	1
DRDY	6	驱动器就绪	1	CORR	2	ECC 检验错误	1
DF	5	驱动器故障	1	IDX	1	收到索引	1
DSC	4	寻道结束	1	ERR	0	命令执行出错	1

FIFO 快得多, 因此其时序信号具有很好的编程分辨率。GPIF 与 ATA 接口的硬件连接方式见表 3。

FX2 用 4 个波形描述符来控制各个状态。这些波形描述符可动态的配置给任何一个端点 FIFO。配置后, GPIF 将依据波形描述符产生相应的控制逻辑 CTL 及握手信号 RDY 来和外界接口, 以满足向 FIFO 读写数据的需要。GPIF 的数据总线可以是 8 位 FD [7:0], 也可以是 16 位 FD[15:0], 本设计采用 16 位数据总线。其硬盘读数据控制波形如图 2 所示。

每个波形描述符包含了 S0 ~ S6 七个有效状态和一个空闲状态。在每个有效状态对应的时间段里, 经过预先设置, GPIF 可以做以下几件事情: 驱动(使高或低)或浮接 CTL 输出、采样或驱动 FIFO 的数据总线、增加 GPIF 地址总线的值、增加指向当前 FIFO 指针的值和启动 GPIFWF(GPIF 波形)中断。除此之外, 在每个状态, GPIF 还可以对以下几个信号中的任意两个进行采样, 它们是: RDYX 输入端、FIFO 状态标志位、内部 RDY 标志位和传输计数终止标志位。每个 GPIF 动作都由七段组成, 每个状态都可以定义为 Non - Decision Interval (NDP) 或 Decision Point Interval (DP)。当某个状态定义为 NDP 时, 在执行此状态动作时, 系统只是用简单的延时来确定产生指定电平的延续时间; 而当执行 DP 状态时, 它将根据 RDY0、RDY1 上的输入信号状态把其中的两个信号相与、相或或者相异, 然后根据结果跳转到其它任意一个状态或延迟 1 ~ 256 个 IFCLK 时钟周期。当然也可根据输入端信号进行跳转或延迟。

图 2 中, 在第一个 DP 时刻, 若硬盘中数据已准备就绪, 硬盘会传给 GPIF 一个负脉冲信号 RDY0, 根据此信号, 波形将按顺序转入 2、3、4 状态, 并使指向内部 FIFO 的指针在每个时钟上升沿加 1, 然后依次读取四个数据, 读取完数据后再利用 CTL0 的上升沿启动下一次读写操作。若在状态 1 时没有出现负

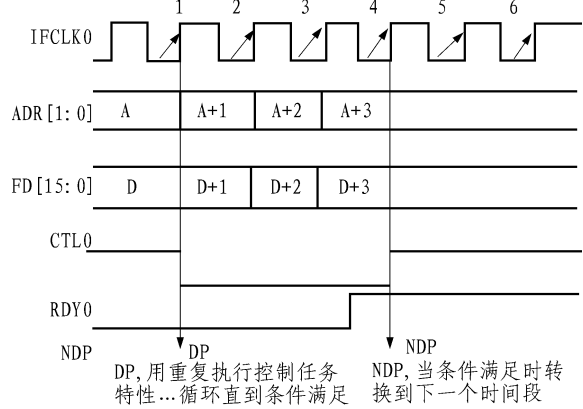


图 2 硬盘读数据控制波形

脉冲, 则直接跳转到状态 6, 之后重复执行此波形描述符。在这种方式下, 所有的读写及控制逻辑均可通过 CY7C68013 的 GPIF 以软件编程的方式实现, 且控制逻辑的变换非常方便灵活 (只需改变接口的一个配置寄存器的值)。GPIF 波形描述符可用 Cypress 公司的 GPIF 工具 GPIFTOOL 来进行配置, 它是一个可以运行于 Windows 平台的应用程序。

3 系统软件设计与实现

本系统软件设计包括: 固件、应用程序和驱动程序的设计。其中, 固件程序是指运行在设备 CPU 中的程序, 是整个程序设计的核心, 可采用汇编语言和 C 语言设计。只有在该程序运行时, 外设才能称之为具有给定功能的外部设备。

3.1 USB 设备固件程序设计

设备固件程序的主要功能是控制 EZ-USB FX2 接收并处理 USB 驱动程序请求 (如请求设备描述符或设置设备状态, 请求或设置设备接口等 USB2.0 标准请求)、控制芯片中应用程序控制指令的接收、控制硬盘数据的读写等。该固件程序除能够使内置的通用可编程接口 (GPIF) 在没有 CPU 的干涉下通过四个大的端点 FIFO (EP2、EP4、EP6、EP8) 来处理高速宽带外, 还有如下固定的工作: 配置端点、通过控制端点 0 来响应主机请求、控制和监测 GPIF 的活动等。其固件程序框图如图 3 所示。

设计时可采用 PIO 和 UDMA 两种模式, FX2 芯片的 BULK 端点大小可设置为 512 字节或 1024 字节。为实现 UDMA 功能, 应将 GPIF 中的 Slave FIFO 与 USB 通讯中的端点 BUFFER 直接连接, 数据的传送不再需要 CPU 的参与。当 BUFFER 写满后, 置 BUFFER 满标志位, 以使 GPIF 停止动作。实际上, 也

表 3 GPIF 与 ATA 接口的硬件连接

GPIF 信号线	ATA 接口信号线	GPIF 信号线	ATA 接口信号线
PA6	RESET	CTL2	DMACK
PB[7:0]	DD[7:0]	PA0	INTRQ
PD[7:0]	DD[15:8]	RDY0	IORDY
RDY1	DMARQ	PA[3:1]	DA[2:0]
CTL0	DIOW #	PA4	CS0 #
CTL1	DIOR #	PA5	CS1 #

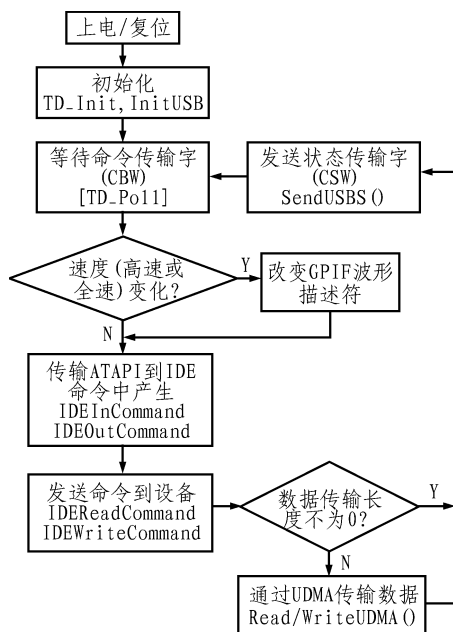


图3 固件程序框图

可运用 GPIF 的 Re-execute 功能 (重复执行功能)。设定此功能后, GPIF 可以不经过 IDLE 状态而仅根据采样 RDY 信号即可重复下次动作,直到出现指定的标志位后才停止动作。这项功能一般用于大批量数据的连续读写。如在 UDMA 模式下对一个或多个扇区的读写操作。为了实现 UDMA 模式下的 CRC 校验,还需设置特殊寄存器来完成 CRC 校验工作。

3.2 驱动程序设计

该系统需要两个驱动程序,即通用驱动和下载固件驱动。通用驱动用于完成与外设和用户程序的通信及控制;而下载固件驱动程序则负责在外设连接 USB 总线后把特定的固件程序下载到 FX2 的 RAM 中使 FX2 的 CPU 重启,同时模拟断开与 USB 总线的连接以完成对外设的重新设置,这样即可使主机能够根据新的设置来安装通用驱动程序,重新枚举外设为一个新的 USB 设备。通用驱动程序一般不需要重新编写,可以使用 Cypress 公司已经编好的驱动 ezusb.sys。由于在 Windows 2000 操作系统中已经新增了媒体存储 (Mass Storage) 设备的驱动程序,并可使用批量传输功能,所以可以直接选择 BULKUSB.SYS 驱动程序,而下载固件驱动则必须定做,其详细操作过程见参考文献 [2]。

3.3 用户程序的设计

用户程序是系统与用户的接口,它通过通用驱动程序来完成对外设的控制和通信。在编写用户程

序时,首先要建立与外设的连接,然后才能实施数据的传输。本设计使用 Visual Basic 6.0 编译环境中的 API 函数来将 ATAPI 函数包装成一个 VB.DLL 链接程序文件,其编程方法与串口编程类似;首先查找设备,打开设备的句柄,然后进行读写和控制操作,最后关闭设备句柄。程序中主要用到的两个 API 函数 CreatFile () 和 DeviceIoControl () 就是根据该句柄完成数据传输的。

4 结束语

本设计利用 CY7C68013 芯片的 ATA 接口将普通硬盘转化为具有 USB 2.0 接口的海量存储器,其灵活的接口和可编程特性简化了外部硬件设计,提高了系统稳定性,同时也有利于 PCB 板的制作和调试。另外,USB 设备的可热插拔特性使该系统具有了便携性的特点,而且使用方便,无需关机重启或打开机箱即可进行安装。该系统可采用 PIO 和 UDMA 两种模式实现。为了实现 UDMA 方式,所采用的 Conductors 导线部分为 80-pin,而不是传统的 40-pin,但是 Cable (也就是排线的连接头部分) 还是 40-pin。本设计支持全速和高速传输两种状态,如果 PC 机是 USB 1.1 的,它也能向下兼容 USB 1.1,而且速度远高于采用纯粹的 USB 接口芯片外加微处理器所构成的系统。从该方案可以看出,如果采用 128 TQFP 封装的 EZ-USB FX2 系列芯片,还可利用其地址线和数据线在此基础上进行其它扩展,从而实现基于硬盘的大容量数据采集与分析。

参考文献

- [1] Cypress Semiconductor Corporation. EZ-USB FX2 Technical Reference Manual, 2003; 11.
- [2] Cypress Semiconductor Corporation. EZLOADER Design Notes, 1998. 5.
- [3] MINDSHARE, Inc. Universal Serial Bus System Architecture Second Edition, Don Anderson.
- [4] 许永和. EZ-USB FX 系列单片机 USB 外围设备设计与应用 [M]. 北京:北京航空航天大学出版社, 2002, 11.
- [5] FRIEDHELM SCHMIDT. SCSI 总线和 IDE 接口、协议、应用和编程 [M]. 北京:中国电力出版社, 2001, 3.

收稿日期:2004-06-14

咨询编号:041204

射频和天线设计培训课程推荐

易迪拓培训(www.edatop.com)由数名来自于研发第一线的资深工程师发起成立,致力并专注于微波、射频、天线设计研发人才的培养;我们于 2006 年整合合并微波 EDA 网(www.mweda.com),现已发展成为国内最大的微波射频和天线设计人才培养基地,成功推出多套微波射频以及天线设计经典培训课程和 ADS、HFSS 等专业软件使用培训课程,广受客户好评;并先后与人民邮电出版社、电子工业出版社合作出版了多本专业图书,帮助数万名工程师提升了专业技术能力。客户遍布中兴通讯、研通高频、埃威航电、国人通信等多家国内知名公司,以及台湾工业技术研究院、永业科技、全一电子等多家台湾地区企业。

易迪拓培训课程列表: <http://www.edatop.com/peixun/rfe/129.html>



射频工程师养成培训课程套装

该套装精选了射频专业基础培训课程、射频仿真设计培训课程和射频电路测量培训课程三个类别共 30 门视频培训课程和 3 本图书教材;旨在引领学员全面学习一个射频工程师需要熟悉、理解和掌握的专业知识和研发设计能力。通过套装的学习,能够让学员完全达到和胜任一个合格的射频工程师的要求...

课程网址: <http://www.edatop.com/peixun/rfe/110.html>

ADS 学习培训课程套装

该套装是迄今国内最全面、最权威的 ADS 培训教程,共包含 10 门 ADS 学习培训课程。课程是由具有多年 ADS 使用经验的微波射频与通信系统设计领域资深专家讲解,并多结合设计实例,由浅入深、详细而又全面地讲解了 ADS 在微波射频电路设计、通信系统设计和电磁仿真设计方面的内容。能让您在最短的时间内学会使用 ADS,迅速提升个人技术能力,把 ADS 真正应用到实际研发工作中去,成为 ADS 设计专家...



课程网址: <http://www.edatop.com/peixun/ads/13.html>



HFSS 学习培训课程套装

该套课程套装包含了本站全部 HFSS 培训课程,是迄今国内最全面、最专业的 HFSS 培训教程套装,可以帮助您从零开始,全面深入学习 HFSS 的各项功能和在多个方面的工程应用。购买套装,更可超值赠送 3 个月免费学习答疑,随时解答您学习过程中遇到的棘手问题,让您的 HFSS 学习更加轻松顺畅...

课程网址: <http://www.edatop.com/peixun/hfss/11.html>

CST 学习培训课程套装

该培训套装由易迪拓培训联合微波 EDA 网共同推出,是最全面、系统、专业的 CST 微波工作室培训课程套装,所有课程都由经验丰富的专家授课,视频教学,可以帮助您从零开始,全面系统地学习 CST 微波工作的各项功能及其在微波射频、天线设计等领域的设计应用。且购买该套装,还可超值赠送 3 个月免费学习答疑...

课程网址: <http://www.edatop.com/peixun/cst/24.html>



HFSS 天线设计培训课程套装

套装包含 6 门视频课程和 1 本图书,课程从基础讲起,内容由浅入深,理论介绍和实际操作讲解相结合,全面系统的讲解了 HFSS 天线设计的全过程。是国内最全面、最专业的 HFSS 天线设计课程,可以帮助您快速学习掌握如何使用 HFSS 设计天线,让天线设计不再难...

课程网址: <http://www.edatop.com/peixun/hfss/122.html>

13.56MHz NFC/RFID 线圈天线设计培训课程套装

套装包含 4 门视频培训课程,培训将 13.56MHz 线圈天线设计原理和仿真设计实践相结合,全面系统地讲解了 13.56MHz 线圈天线的工作原理、设计方法、设计考量以及使用 HFSS 和 CST 仿真分析线圈天线的具体操作,同时还介绍了 13.56MHz 线圈天线匹配电路的设计和调试。通过该套课程的学习,可以帮助您快速学习掌握 13.56MHz 线圈天线及其匹配电路的原理、设计和调试...

详情浏览: <http://www.edatop.com/peixun/antenna/116.html>



我们的课程优势:

- ※ 成立于 2004 年,10 多年丰富的行业经验,
- ※ 一直致力并专注于微波射频和天线设计工程师的培养,更了解该行业对人才的要求
- ※ 经验丰富的一线资深工程师讲授,结合实际工程案例,直观、实用、易学

联系我们:

- ※ 易迪拓培训官网: <http://www.edatop.com>
- ※ 微波 EDA 网: <http://www.mweda.com>
- ※ 官方淘宝店: <http://shop36920890.taobao.com>