

CS5322/CS5323 24位可变带宽 ADC

关键词 模拟调制器 数字滤波器 过采样 速率

CS5322/CS5323 芯片功能简介

CS5322/CS5323 两种芯片是由美国晶体半导体公司生产的。CS5323 芯片是模拟调制器,CS5322 芯片是数字滤波器。使用这两种芯片可以组成 24 位 A/D 转换器(ADC)。其数字滤波器截频为 25~1650Hz,可有 7 种选择。当系统采样率为 1ms 时,瞬时动态范围可达 120dB。因此,用该 ADC 构成的高分辨率地震采集系统可不再使用浮点放大器、去假频滤波器和多路转换开关,从而极大地简化了数据采集系统的电路结构。

CS5323 模拟调制器是使用 $\Sigma\text{-}\Delta$ 技术研制的,它由一个四阶过采样(oversampling)结构组成,对输入模拟信号实行过采样。可变的过采样率范围 f_{os} 为 64~4096X(X 代表倍数)。例如,当信号带宽为 5kHz 时, f_{os} 可选为 2.5MHz,即过采样比率为 500:1。当使用时钟 1024kHz 时,CS5323 调制器过采样率为 256kHz。CS5323 模拟调制器由一个 1 位 ADC 和一个 1 位负反馈网络 DAC 组成。四阶调制器的第一级在芯片外部用分立器件组成,以增加输入信号的信噪比。调制器向 CS5322 FIR(有限冲激响应)数字滤波器提供一个过采样数据位流,速率为 256kb/s。

CS5322 由一个 3 级 FIR 滤波器、四个寄存器(状态、数据、漂移和结构设置)、一个串行 I/O(输入/输出)口和一个 2 道输入编排器组成。编排器选择 CS5323 来的数据(MDATA)或用户测试数据(TDATA)。数字滤波器对数据进行频域滤波,并依据系统采样率要求对 1 位数字位流进行“卷积”(convolution)运算,经过“砍杀”(decimation)后的数据,以 24 位串行位流的方式输出。其输出字速率可以是:16ms、8ms、4ms、2ms、1ms、0.5ms、0.25ms 任何一种。

CS5322/CS5323 构成的 24 位 ADC 的特性

图 1 为 CS5322/CS5323 构成的 24 位 ADC 的电流参考和信号输入部分的电路设计。**调制器信号输入和电流参考**

给 CS5323 模拟调制器的电流参考端(IREF)输入 1mA 的参考电流,来得到最佳的噪声抑制。要求 IREF 输入的 dc 源阻抗约为 10k Ω 。这里用一个 10V 的参考电压,驱动一个 10k Ω ($R_6 + R_7$)的电阻,得到所需的 1mA 的参考电流。该参考电流的输入决定了 CS5323 ADC 的满刻度值。同时,参考电流的四分之一(约 250 μ A)必须输入到积分器的累加端(SUM 脚),因此,在 10V 参考电压和 SUM 脚之间使用 40k Ω 的电阻。为了减小来自

本文于 1993 年 11 月 24 日收到。

电压源的宽频带电流噪声, 1mA 和 250 μ A 的电流源必须具有电容滤波功能。超出工作温度的任何漏电流变化, 都将对系统增益产生影响。

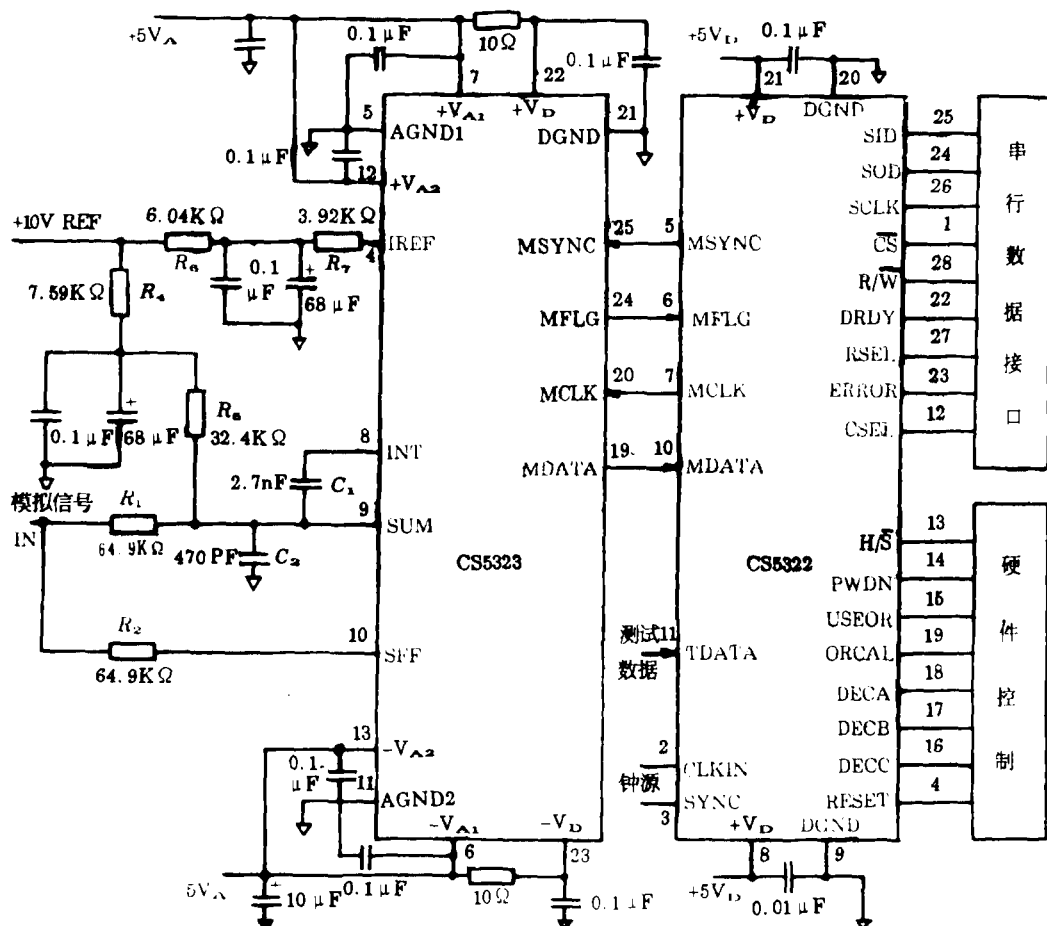


图1 24位ADC信号输入部分电路图

对于信号输入脚(SUM), 使用电阻 R_1 和 C_1 构成外部积分器。电容 C_2 对该积分器作适当的补偿。 R_1 的值取决于信号电流的幅度。当该电阻上具有最大输入电压时, 积分器输入电流等于参考电流的 0.15 倍, 即满刻度信号电流约为 150 μ A。此外, 为减少累加点的电流噪声, 有效的输入电阻应大于 8k Ω 。选用 R_1 为 64.9k Ω , 可在积分器电阻上获得约 10V 的满刻度输入电压。输入信号的峰-峰值约 20V。积分器电阻和电容产生的频率 ($f = 1/2\pi R_1 C_1$) 为 850~950Hz, 从而获得大功率。取 C_1 为 2.7nF, 且需最小漏电和最低的电压系数, 一般选用高质量的薄膜电容器。

进入信号前馈脚(SFF)的信号旁路输入积分器的输入级, 并在通频带内改善信号的失真度。该输入脚的 R_2 与 SUM 脚输入电阻 R_1 具有相同的阻值和性能。

CS5322/CS5323 组成的 ADC 的性能指标

给 CS5322 提供 1024kHz 的工作时钟, CS5323 模拟调制器将以 1/4CLKIN (即 256kHz) 的过采样率对输入信号实行 Σ - Δ 调制 (增量总和调制)。CS5322 输出字速率则取

决于 DECC、DECB 和 DECA 滤波器带宽选择的状态。CS5322 结构数据位定义见表 1, 状态位定义见表 2, 带宽选择真值见表 3。

表 1 结构数据位定义表

输入位	相同的硬件功能	定义
1(MSB)	PWDN	等待方式
2	ORCAL	直流漂移校正
3	USEOR	使用漂移寄存器
4	CSEL	道选择控制
5	RESERVED	仅芯片制造厂家使用
6	DECC	滤波器带宽选择
7	DECB	滤波器带宽选择
8(LSB)	DECA	滤波器带宽选择

表 2 状态位定义表

输出位	功能	定义	输出位	功能	定义
1(MSB)	ERROR	检测到任何一种错误	9	PWDN	等待方式
2	OVERWRITE	过写错误	10	ORCAL	漂移校正
3	MFLG ERROR	调制器标志错	11	USEOR	使用漂移寄存器
4	ACC ₁ ERROR	累加器 1 错误	12	CSEL	道选择
5	ACC ₂ ERROR	累加器 2 错误	13	RESERVED	仅厂家使用
6	DRDY	数据准备好	14	DECC	带宽选择状态
7	1 SYNC	同步后第一个子样	15	DECB	带宽选择状态
8	ORCALD	做过漂移校正	16(LSB)	DECA	带宽选择状态

表 3 带宽选择真值表

DECC	DECB	DECA	输出字速率 Hz
0	0	0	62.5
0	0	1	125
0	1	0	250
0	1	1	500
1	0	0	1000
1	0	1	2000
1	1	0	4000

表 4 和表 5 给出了 CS5322/CS5323 组成的 ADC 的部分模拟和数字特性。图 2 为

ADC 的滤波器频率响应曲线。

表 4 ADC 特性一览表

输入信号范围(V)	-10~10	高电平输入驱动电压(V)	最小为 $V_{正}-0.3$
输入信号频率(Hz)	1500	低电平输入驱动电压(V)	≤ 0.3
信噪比(dB)	≥ 100	逻辑电平(CMOS)	"1"为+5V"0"为0V
满刻度误差(%)	4	使用温度范围(C)	-40~+85
校准后漂移(μ V)	± 100	功耗(mW)	≤ 100

注:使用温度范围仅指调制器为 CS5323-B 时适用。

表 5 ADC 动态范围及滤波器特性

输出字速率 f_o	带宽 f_1	截频 f_c	停止频率 f_s	动态范围(dB)
4000	1500	1652.5	2000	103
2000	750	824.3	1000	118
1000	375	411.9	500	121
500	187.5	205.9	250	124
250	93.8	102.9	125	127
125	46.9	51.5	62.5	129
62.5	23.4	25.7	31.25	130

ADC 的基本操作简介

用 CS5322/CS5323 组成的 ADC 的基本操作主要包括复位、断电、同步、串行读、串行写、状态位及漂移校正操作,详见表 6。

为了便于硬件人员设计接口,特给出串行口读操作时序图(见图 3),以供参考。

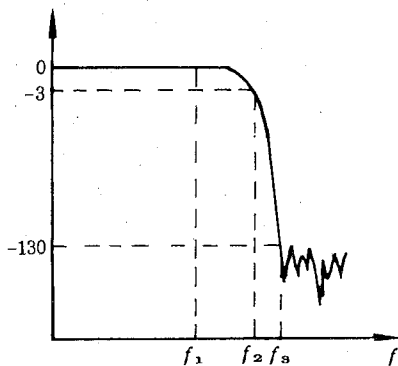


图 2 ADC 的滤波器频率响应曲线图

当输入一个 $\pm 10V$ 正弦波时,CS5322 以 2 的补码形式输出一个串行 24 位输出字。其输出码范围为十进制 $-5242880 \sim +5242879$; 或为十六进制的 $B00000 \sim 4FFFFFF$ 。

使用注意事项

1. 提供给 CS5322 的时钟必须具有最小的抖动,偏差 $< 10\mu s$ 。建议使用晶体振荡器,并设置本地旁路电容,时钟信号输出要尽可能少地通过逻辑门或反驱动器。

2. 调制器使用 $\pm 5V$ 模拟电源和 $\pm 5V$ 数字电源。使用多组电源的目的是为了减少噪声在芯片上的耦合程度。各电源要使用 $0.1\mu F$ 的去耦电容。

3. CS5323 上的模拟电源和数字电源之间要使用 10Ω 的电阻隔离,以消除模拟电源

在芯片上的耦合程度。各电源要使用 $0.1\mu F$ 的去耦电容。

对数字电源的影响。

4. CS5323 正的数字电源与正的模拟电源之间的差别不允许大于一个二级管的管压降。如果模拟和数字部分使用各自独立的电源,则必须先接通模拟部分的电源。

表 6 ADC 基本操作表

操作名称	基本功能	基本操作过程
复位 RESET	清零存贮器,置数据输出寄存器、漂移寄存器、标志位寄存器为全零;设置结构寄存器到相应硬件所设置的状态。	RESET=1 之后的下一个 CLKIN 上升沿将其识别,而当其为零时,正常的操作在第二个 CLKIN 上升沿开始,CS5322 处于“空闲”状态,直到被一个 SYNC 触发才开始“卷积”运算。
断电 PWDN	数据、漂移和结构寄存器以及卷积数据存贮器中信息保持不变;串行口保持有效,允许读/写操作。	PWDN=1 之后的第一个 CLKIN 上升沿置 CS5322 为断电状态,使 MCLK 和 MSYNC 为零,引起 CS5323 进入断电状态,而当 PWDN 变零后,第一个 CLKIN 上升沿使 CS5322 退出断电状态,并等待 SYNC 触发。
同步 SYNC	启动卷积运算,并使 CS5322/CS5323 输入信号源或计时参考同步;引起 DRDY 信号产生,其速率等于“砍杀”速率。	SYNC=1 之后被第一个 CLKIN 的上升沿识别,有效的 SYNC 信号是跟随 CLKIN 上升沿而上跳的同步信号。
串行读	在 SOD 脚获得 16 位状态或转换的 24 位数据。两种串行位流的第一位为 MSB,最后是 LSB。	当 $\overline{CS}=0$ $R/\overline{W}=1$ 时,串行读有效。RSEL 选择状态信息或转换的数据。出现在 SOD 的第一位数据被 SCLK 下降沿锁定,然后每一个 SCLK 的上升沿移出新的一位。
串行写	对结构寄存器写数据。8 位结构数据位定义见表 1。	当 $\overline{CS}=0$ $R/\overline{W}=0$ 时,串行写有效。串行输入数据通过 SID 被 SCLK 的下降沿确定。8 位结构数据并行装入结构寄存器。
漂移校正	计算 CS5323 调制器产生的漂移,并存入漂移寄存器,用于校正输出字。	当 ORCAL=1 时,复位 CS5322,提供 SYNC 信号。滤波器在 56 个输出字期间,确定一个输入值,即漂移。在第 57 个输出字时,漂移值装入漂移寄存器。在“卷积”运算期间,USER=1 漂移值从输出子样中减去。
状态位	从 16 位状态寄存器中读取 CS5322 的标志位和结构设置情况。见表 2。	从略

5. CS5322 和 CS5323 正数字电源之间的最大电位差要小于 0.25V。

6. 以 ADC 为核心的数据采集系统可用 FFT(快速傅里叶变换)对其测试。数据采集通过一个 VART 接口(异步通讯接口)或通过 8255 总线接口芯片到 PC 计算机,首先将数据提交一个“窗口算法”,然后再交于 FFT 算法,最后打印出信号频谱。

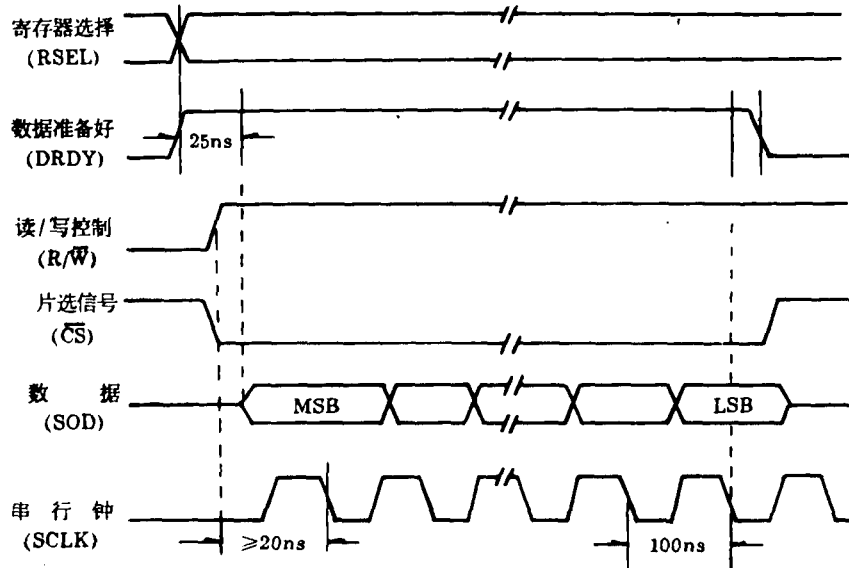


图3 串行口读操作时序图

(潘中印 编译)

在大湖冰面上的一次地震勘探

艾里克湖位于新疆克拉玛依市乌尔禾东南 15km 处,湖区东西长约 15km,南北宽 6~7km,四周是芦苇、沼泽、淤泥,湖中部水深约 1m,底部稀泥层 1.5~2m。为查明湖区内地质构造及其特征,填补该地区地震资料的空白,于 1992 年 12 月至 1993 年 2 月底利用冰冻季节,完成东西向 3 条、南北向 5 条共 8 条测线的勘探施工任务,取得了令人满意的地质资料。

本次勘探采用:M18P/612C 可控震源激发;SN386—480 道仪器接收;先进 I 型电子箱体;20DX 型 10 周检波器等设备。用可控震源非线性扫描、二维生产。具体因素是:震次 4 台×4 次;扫描长度 12s;扫描频率 10~75Hz;复盖次数 60 次;道距 50m,记录长度 6s、2ms 采样、6dB/act 补偿;观测系统 0—325—6275—50;36 个检波器面积组合;低速带静校正资料采集,沿测线每公里作一个小折射点,不作微测井。在大湖冰面施工,主要有两点经验:

1. 冰厚>10cm 时,丰田越野车可行走;冰厚>30cm 时,30t 奔驰卡车可通行;冰厚>50cm 时,27t 震源车和 D85 推土机可以通行;冰厚在 60~80cm 或超过 80cm 时,则震源车可在冰面上振动施工。

2. 为防止早晚温差大和冰面湿气高而造成排列查不通的现象,需将大线和采集站在住地进行清洁,用加热器对湿气进行烘烤和吹干;在野外摆线时,注意冰雪不要进入插头内;采集站要侧放确保雪和冰不进入插头;施工中大小线接头应该用芦苇与冰面隔开。

黄维建

射频和天线设计培训课程推荐

易迪拓培训(www.edatop.com)由数名来自于研发第一线的资深工程师发起成立,致力并专注于微波、射频、天线设计研发人才的培养;我们于 2006 年整合合并微波 EDA 网(www.mweda.com),现已发展成为国内最大的微波射频和天线设计人才培养基地,成功推出多套微波射频以及天线设计经典培训课程和 ADS、HFSS 等专业软件使用培训课程,广受客户好评;并先后与人民邮电出版社、电子工业出版社合作出版了多本专业图书,帮助数万名工程师提升了专业技术能力。客户遍布中兴通讯、研通高频、埃威航电、国人通信等多家国内知名公司,以及台湾工业技术研究院、永业科技、全一电子等多家台湾地区企业。

易迪拓培训课程列表: <http://www.edatop.com/peixun/rfe/129.html>



射频工程师养成培训课程套装

该套装精选了射频专业基础培训课程、射频仿真设计培训课程和射频电路测量培训课程三个类别共 30 门视频培训课程和 3 本图书教材;旨在引领学员全面学习一个射频工程师需要熟悉、理解和掌握的专业知识和研发设计能力。通过套装的学习,能够让学员完全达到和胜任一个合格的射频工程师的要求...

课程网址: <http://www.edatop.com/peixun/rfe/110.html>

ADS 学习培训课程套装

该套装是迄今国内最全面、最权威的 ADS 培训教程,共包含 10 门 ADS 学习培训课程。课程是由具有多年 ADS 使用经验的微波射频与通信系统设计领域资深专家讲解,并多结合设计实例,由浅入深、详细而又全面地讲解了 ADS 在微波射频电路设计、通信系统设计和电磁仿真设计方面的内容。能让您在最短的时间内学会使用 ADS,迅速提升个人技术能力,把 ADS 真正应用到实际研发工作中去,成为 ADS 设计专家...



课程网址: <http://www.edatop.com/peixun/ads/13.html>



HFSS 学习培训课程套装

该套课程套装包含了本站全部 HFSS 培训课程,是迄今国内最全面、最专业的 HFSS 培训教程套装,可以帮助您从零开始,全面深入学习 HFSS 的各项功能和在多个方面的工程应用。购买套装,更可超值赠送 3 个月免费学习答疑,随时解答您学习过程中遇到的棘手问题,让您的 HFSS 学习更加轻松顺畅...

课程网址: <http://www.edatop.com/peixun/hfss/11.html>

CST 学习培训课程套装

该培训套装由易迪拓培训联合微波 EDA 网共同推出,是最全面、系统、专业的 CST 微波工作室培训课程套装,所有课程都由经验丰富的专家授课,视频教学,可以帮助您从零开始,全面系统地学习 CST 微波工作的各项功能及其在微波射频、天线设计等领域的设计应用。且购买该套装,还可超值赠送 3 个月免费学习答疑...

课程网址: <http://www.edatop.com/peixun/cst/24.html>



HFSS 天线设计培训课程套装

套装包含 6 门视频课程和 1 本图书,课程从基础讲起,内容由浅入深,理论介绍和实际操作讲解相结合,全面系统的讲解了 HFSS 天线设计的全过程。是国内最全面、最专业的 HFSS 天线设计课程,可以帮助您快速学习掌握如何使用 HFSS 设计天线,让天线设计不再难...

课程网址: <http://www.edatop.com/peixun/hfss/122.html>

13.56MHz NFC/RFID 线圈天线设计培训课程套装

套装包含 4 门视频培训课程,培训将 13.56MHz 线圈天线设计原理和仿真设计实践相结合,全面系统地讲解了 13.56MHz 线圈天线的工作原理、设计方法、设计考量以及使用 HFSS 和 CST 仿真分析线圈天线的具体操作,同时还介绍了 13.56MHz 线圈天线匹配电路的设计和调试。通过该套课程的学习,可以帮助您快速学习掌握 13.56MHz 线圈天线及其匹配电路的原理、设计和调试...

详情浏览: <http://www.edatop.com/peixun/antenna/116.html>



我们的课程优势:

- ※ 成立于 2004 年,10 多年丰富的行业经验,
- ※ 一直致力并专注于微波射频和天线设计工程师的培养,更了解该行业对人才的要求
- ※ 经验丰富的一线资深工程师讲授,结合实际工程案例,直观、实用、易学

联系我们:

- ※ 易迪拓培训官网: <http://www.edatop.com>
- ※ 微波 EDA 网: <http://www.mweda.com>
- ※ 官方淘宝店: <http://shop36920890.taobao.com>